

ハイスピードリンクシステム
サテライト IC
MKY34
ユーザーズマニュアル

ご注意

1. 本ガイドに記載された内容は、将来予告なしに変更する場合があります。本製品をご使用になる際には、本ガイドが最新の版数であるかをご確認ください。
2. 本ガイドにおいて記載されている説明や回路例などの技術情報は、お客様が用途に応じて本製品を適切にご利用をいただくための参考資料です。実際に本製品をご使用になる際には、基板上における本製品の周辺回路条件や環境を考慮の上、お客様の責任においてシステム全体を十分に評価し、お客様の目的に適合するようシステムを設計してください。当社は、お客様のシステムと本製品との適合可否に対する責任を負いません。
3. 本ガイドに記載された情報、製品および回路等の使用に起因する損害または特許権その他権利の侵害に関して、当社は一切その責任を負いません。
4. 本製品および本ガイドの情報や回路などをご使用になる際、当社は第三者の工業所有権、知的所有権およびその他権利に対する保証または実施権を許諾致しません。
5. 本製品は、人命に関わる装置用としては開発されておりません。人命に関わる用途への採用をご検討の際は、当社までご相談ください。
6. 本ガイドの一部または全部を、当社に無断で転載および複製することを禁じます。

はじめに

本マニュアルは、ハイスピードリンクシステムにおけるサテライト IC の一品種である MKY34 について記述します。

MKY34 の利用および本マニュアルの理解に先駆けて、“ハイスピードリンクシステム 導入ガイド”を必ずお読みください。

本書においては、ハイスピードリンクシステムを、略称として“HLS”と呼びます。

対象読者

- ・ハイスピードリンクシステムを初めて構築する方
- ・ハイスピードリンクシステムを構築するために、弊社の各種 IC を初めてご利用になる方

読者が必要とする知識

- ・ネットワーク技術に関する標準的な知識
- ・半導体製品（特にマイクロコントローラおよびメモリ）に関する標準的な知識

関連マニュアル

- ・ハイスピードリンクシステム 導入ガイド
- ・ハイスピードリンクシステム テクニカルガイド

【注意事項】

- ・2001年3月までに発行した“第4版”までの“ハイスピードリンクシステム ユーザーズマニュアル”をお持ちの方へ

本書は、国際標準規格の表現に統一するために、一部の用語が変更されていますのでご注意ください。

本書は、ISO（世界標準規格）や ANSI（米国規格）といった国際標準規格に準拠した“スタンダード・イングリッシュ™”のノウハウに基づいて記述されています。このため本書は、同製品の英文ドキュメント“STD-HLS34-V6.2E”と完全に整合された日本語ドキュメントです。

- ・スタンダード・イングリッシュは、株式会社ウインの商標です。

目 次

第 1 章 MKY34 の概要

1.1 MKY34 の位置付け	1-3
1.2 MKY34 の操作	1-4
1.3 MKY34 の応答速度	1-4
1.4 MKY34 の特徴	1-5
1.4.1 HLS におけるサテライト IC としての基本機能の特徴.....	1-5
1.4.2 拡張機能.....	1-5

第 2 章 MKY34 ハードウェア2-3

第 3 章 MKY34 基本機能の接続

3.1 駆動クロック	3-3
3.1.1 駆動クロックの自己生成.....	3-3
3.1.2 生成済みの駆動クロックを供給する.....	3-4
3.2 ハードウェアリセット	3-4
3.3 サテライトアドレスの設定.....	3-5
3.4 ネットワークインターフェースの接続.....	3-6
3.4.1 RXD、TXE、TXD 端子の詳細	3-6
3.4.2 推奨のネットワーク接続.....	3-7
3.5 16 本の入力端子 (Di).....	3-8
3.6 16 本の出力端子 (Do).....	3-8
3.7 MKY34 基本機能の接続例	3-9

第 4 章 MKY34 拡張機能

4.1 ストローブ信号の設定とその応用.....	4-3
4.1.1 CLR 端子機能.....	4-4
4.1.2 STB1 端子機能.....	4-5
4.1.3 Di0 ~ Di15 端子状態のサンプリング時期 (STB2 端子).....	4-6
4.1.4 ストローブ信号のタイミング設定 (SSA 端子).....	4-6
4.1.5 ハンドシェイク有効/無効の設定 (SSB 端子).....	4-7
4.1.5.1 ハンドシェイク有効性の例.....	4-8
4.1.5.2 文字列データ送信上の注意.....	4-9
4.1.5.3 ハンドシェイク利用上の注意 (1).....	4-10
4.1.5.4 ハンドシェイク利用上の注意 (2).....	4-11
4.2 カスケード接続.....	4-12
4.2.1 カスケード接続の実例.....	4-12
4.2.2 サテライトアドレスのカスケード接続.....	4-12
4.2.3 Xi 端子のカスケード接続.....	4-13

4.2.4	RXD 端子のカスケード接続.....	4-13
4.2.5	TXE 端子と TXD 端子のカスケード接続.....	4-13
4.2.6	カスケード接続時の注意事項	4-14
4.3	汎用 6 チャンネルカウンタ.....	4-15
4.3.1	汎用 6 チャンネルカウンタの機能.....	4-15
4.3.2	汎用 6 チャンネルカウンタ値の送信とクリア.....	4-16
4.3.3	カウント信号の入力端子 (Pi0 ~ Pi5 端子).....	4-17
4.3.4	OAM 端子へ Hi レベルが設定されている時のカウント動作	4-17
4.3.5	OAM 端子へ Lo レベルが設定されている時のカウント動作.....	4-18
4.3.5.1	デジタルフィルタ	4-18
4.3.5.2	デジタルフィルタの対象.....	4-19
4.3.5.3	フィルタクロックの信号源.....	4-20
4.3.5.4	フィルタクロックの周波数選定例	4-20
4.4	シリアル ID 送信機能.....	4-21
4.4.1	シリアル ID 送信機能の用途	4-21
4.4.2	シリアル ID 送信機能の概要	4-21
4.4.3	シリアル ID 送信機能の利用手順.....	4-22
4.4.4	シリアル ID 送信機能利用時の注意点.....	4-23
4.5	バッテリーバックアップ機能.....	4-24
4.5.1	バッテリーバックアップ機能の設定	4-24
4.5.2	バッテリーバックアップ時の動作と接続.....	4-25
4.5.3	バックアップ保証電圧とバックアップ時間の測定	4-25

第 5 章 定格

5.1	電氣的定格.....	5-3
5.2	AC 特性.....	5-4
5.2.1	クロック、リセットタイミング (#RST、Xi).....	5-4
5.2.2	転送レートタイミング (TXE、TXD、RXD).....	5-5
5.2.3	ストローブ/入出力端子タイミング (Do0 ~ Do15、STB1、Di0 ~ Di15、 STB2、CLR).....	5-6
5.2.4	カウント入力/フィルタクロックタイミング (Pi0 ~ Pi5、FC1 ~ FC3).....	5-7
5.2.5	シリアル ID 送信機能入力タイミング (SDI、SCK、SLD、SE).....	5-7
5.3	パッケージ外形寸法.....	5-8
5.4	半田実装推奨条件	5-9
5.5	リフロー推奨条件	5-9

付録

付録 1	MKY34 の内部ブロック図.....	付録 -3
付録 2	MKY34 機能概要図	付録 -4

目 次

図 1.1	MKY34 の位置付け	1-3
図 2.1	MKY34 の端子配列	2-3
図 2.2	MKY34 の入出力回路形式における端子電気的特性.....	2-8
図 3.1	発振子の接続	3-3
図 3.2	ハードウェアリセット	3-4
図 3.3	推奨のネットワーク接続	3-7
図 3.4	基本機能の接続例	3-9
図 4.1	STB1 を利用したウォッチドッグタイマ回路例.....	4-4
図 4.2	出力端子 (Do) の更新タイミング.....	4-5
図 4.3	SSA 端子設定と更新タイミング.....	4-6
図 4.4	STB2 ストローブ信号発生タイミング.....	4-7
図 4.5A	障害が発生していない動作.....	4-8
図 4.5B	ハンドシェイク無効.....	4-8
図 4.5C	ハンドシェイク有効.....	4-8
図 4.6	文字カウンタを付加した送信	4-9
図 4.7	コマンドパケットに障害が発生した時の動作	4-10
図 4.8	コマンド巡回時における Di 端子状態の送信.....	4-11
図 4.9	カスケード接続例	4-12
図 4.10	複数の MKY34 の TXE と TXD 信号接続.....	4-13
図 4.11	汎用 6 チャンネル 16 ビットバイナリカウンタ.....	4-15
図 4.12	カウントアップ入力へ至る MKY34 内部の等価回路.....	4-17
図 4.13	OAM 端子が Hi レベルの時のカウント動作	4-17
図 4.14	デジタルフィルタの回路動作	4-18
図 4.15	カウンタ機能のブロック図.....	4-19
図 4.16	シリアル ID 送信機能の利用例	4-21
図 4.17	シリアル ID 送信機能の利用手順.....	4-22
図 4.18	バッテリーバックアップ時の MKY34 の周辺回路概念図	4-24
図 4.19	バッテリーバックアップ測定回路.....	4-26
図 付録 1	MKY34 の内部ブロック図	付録 -3
図 付録 2	MKY34 機能概要図	付録 -4

表 目 次

表 2-1	MKY34 の端子機能	2-4
表 2-2	MKY34 の電氣的定格	2-7
表 3-1	駆動クロックと転送レートの対応	3-4
表 4-1	コマンドによって選択される MKY34 の機能	4-16
表 4-2	バッテリーバックアップ時間の測定結果	4-25
表 5-1	絶対最大定格	5-3
表 5-2	電氣的定格	5-3
表 5-3	AC 特性測定条件	5-4

第 1 章 MKY34 の概要

本章は、ハイスピードリンクシステム（以下、“HLS”と記述します）における MKY34 の概要について記述します。

1.1 MKY34 の位置付け.....	1-3
1.2 MKY34 の操作.....	1-4
1.3 MKY34 の応答速度.....	1-4
1.4 MKY34 の特徴.....	1-5

第1章 MKY34 の概要

本章は、ハイスピードリンクシステム（以下、“HLS”と記述します）におけるMKY34の概要について記述します。

1.1 MKY34 の位置付け

MKY34は、HLSを構成するサテライトICの一品種です。MKY34の利用および本マニュアルの理解に先駆けて、“ハイスピードリンクシステム 導入ガイド”を必ずお読みください。

MKY34には、個別なSA(Satellite Address)を設定することが義務付けられています。

MKY34は、センタICから呼びかけられる、SAと一致するコマンドパケット(CP)に反応し、レスポンスパケット(RP)を返送します。これによりMKY34の入力端子(Di)の状態は、センタIC内メモリのDi領域へ、そのまま複写(Copy)されます。またセンタICから発行されるCPには、センタIC内メモリのDo領域に配列されているデータ中の1つの情報が埋め込まれています。

SAが一致するCPを正常に入力する度に、MKY34はCP内のデータをMKY34の出力端子(Do)から出力します。センタICは、CPの送信とRPの受信を周期的に繰り返し、サテライトICに対するスキャンを続けます。これら継続する一連の動作により、MKY34の入力端子(Di)の状態はセンタIC内メモリのDi領域内データと同一化(リンク)され、センタIC内メモリのDo領域内の配列データが、MKY34の出力端子(Do)状態と同一化(リンク)されます。センタIC内メモリのDi領域およびDo領域の配列は、MKY34に設定が義務付けられている個別なSAに対応します(図1.1参照)。

MKY34は、入力端子(Di)と出力端子(Do)の他にも、各種ユーザシステムへの組み込みに有効ないくつかの拡張機能も装備しています。

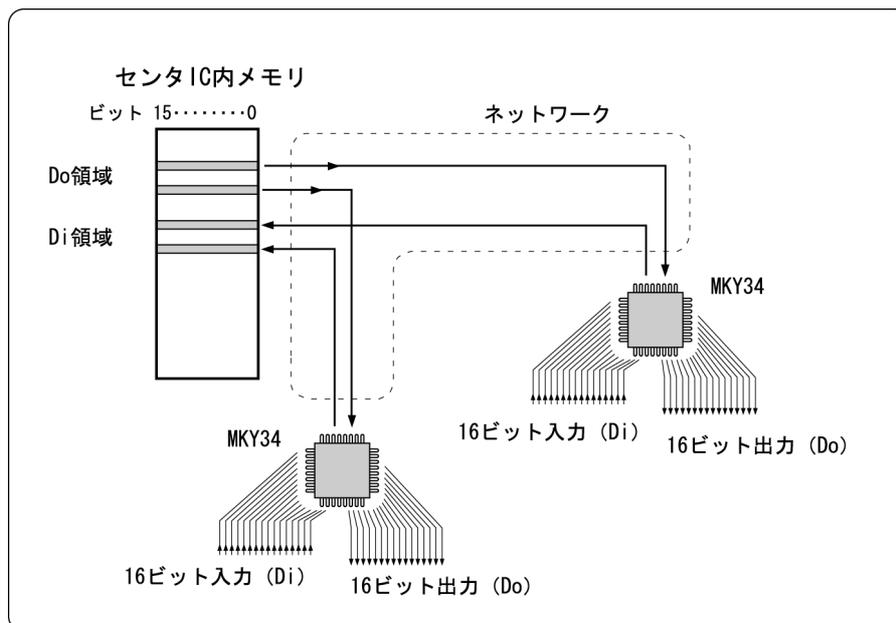


図1.1 MKY34の位置付け

1.2 MKY34 の操作

MKY34 は受動 IC であり、センタ IC からリモート操作されます。また、MKY34 を利用するためのユーザシステムプログラム（センタ IC へのアクセス）も、極めてシンプルです。

ユーザシステムプログラムは、MKY34 の出力端子 (Do) 状態を変えたい時に、センタ IC 内メモリへデータをライトするだけです。例えば、MKY34 の出力端子 (Do) に対してリレーが接続されている場合、リレーを“ON”したい時あるいは“OFF”したい時にのみセンタ IC 内メモリへデータをライトするだけです。

ユーザシステムプログラムは、MKY34 の入力端子 (Di) 状態を取得したい時に、センタ IC 内メモリをリードするだけです。例えば、MKY34 の入力端子 (Di) に対してセンサが接続されていた場合、メモリをリードするだけで、そのセンサの状態を取得できます。

ユーザシステムプログラムは、センタ IC 内メモリに存在するコマンドを操作するだけで、MKY34 の拡張機能の操作も可能です。

1.3 MKY34 の応答速度

センタ IC がスキャンを継続する HLS においては、応答速度の定時性とリアルタイム性の両方が保証されています。センタ IC 内メモリのデータと、MKY34 の入力端子 (Di) 状態および出力端子 (Do) 状態の同一化に要する時間は、基本的に HLS のスキャンタイムと一致しており、極めて短いです。

例えば、ベルトコンベア上を流れてくる箱の位置をきめ細かく検出しなければならないユーザシステムの場合、かつセンタ IC に対して 4 個の MKY34 を接続し、全ての MKY34 の入力端子 (Di) に対して位置検出センサを接続した場合、64 個のセンサ (16 センサ × 4 個の MKY34) 状態は、60.7 μ s (12Mbps: フルデュプレックス時) のスキャンタイム間隔によってセンタ IC 内メモリへ格納され、常に最新状態のデータが保たれます。たとえ最も遠い位置の MKY34 が 100m 離れていたとしても、この速度は変わりません。位置センサが 5cm 間隔によって配列されていた場合、ベルトコンベア上を流れて来る箱が秒速 823m (時速 2900km 以上) の速さであったとしても、その位置を誤って認識することはありません。



スキャンタイムの詳細は、MKY34 を接続するセンタ IC の“ユーザーズマニュアル”の“スキャンタイム”を参照してください。

1.4 MKY34 の特徴

MKY34 の基本機能の特徴と拡張機能を以下に示します。

1.4.1 HLS におけるサテライト IC としての基本機能の特徴

16 本の入力端子 (Di) と 16 本の出力端子 (Do) を装備しています。

12Mbps、6Mbps、3Mbps の標準転送レートに対応しています。

フルデュプレックス(全二重)およびハーフデュプレックス(半二重)の両方の通信方式に対応します。

SA(Satellite Address) を設定する 6 本の端子を装備。01H ~ 3FH の 63 装置中の任意の 1 装置へ設定可能です。

5.0V 単一電源。0.8mm ピッチ。84-pin QFP。

1.4.2 拡張機能

出力端子 (Do) 状態として Lo レベルをセットできる CLR 端子を装備しています。

出力端子 (Do) の更新および入力端子 (Di) の受信時期を示すストロブ出力端子をそれぞれ装備しています。それぞれの更新タイミングに合わせた周辺回路設計への応用が可能です。

センタ IC へのリンクを確認するハンドシェイク設定も可能です。

カスケード接続によるサテライト IC の直接連結が可能です。

6ch の 16 ビットバイナリアップカウンタを装備しています。ミスカウントを防止するデジタルフィルタの利用も可能です。

16 ビットの Serial IDentification Register (SIDR) を装備しています。

6ch の 16 ビットバイナリアップカウンタおよび SIDR の値を、バッテリーによってバックアップすることが可能です。

第 2 章 MKY34 ハードウェア

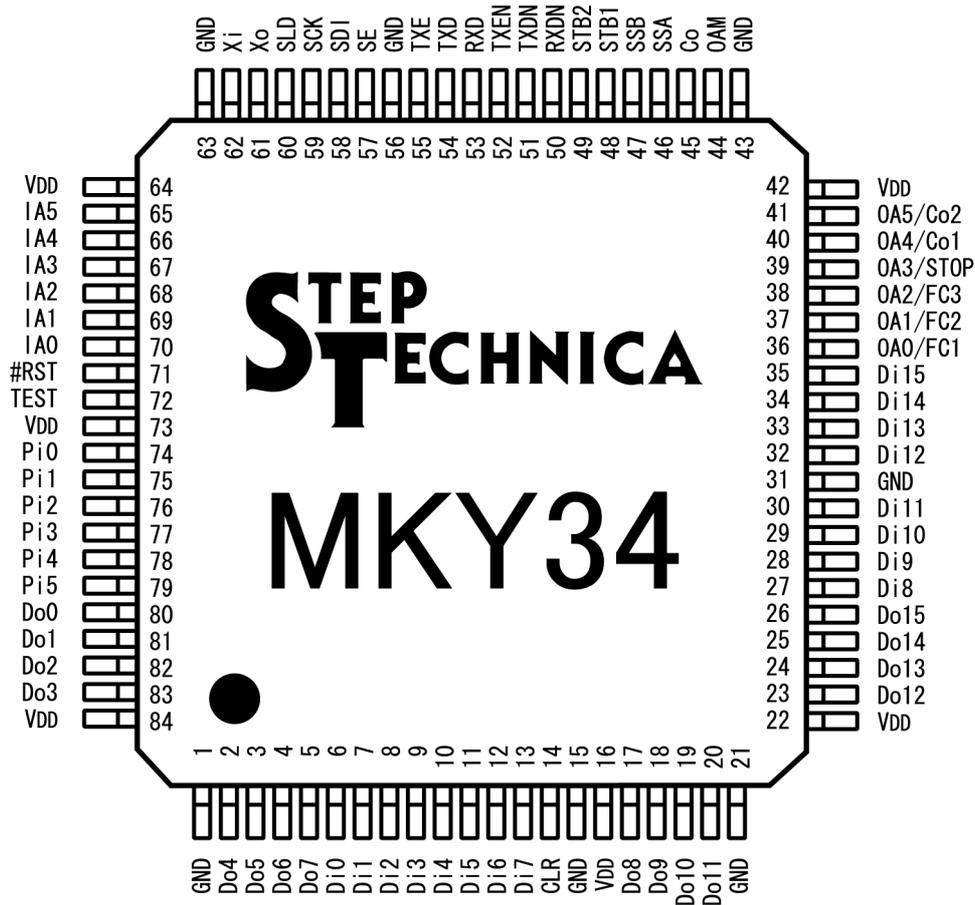
本章は、MKY34 の端子配列や端子機能および入出力回路形式といったハードウェアについて記述します。

第2章 MKY34 ハードウェア

本章は、MKY34の端子配列や端子機能および入出力回路形式といったハードウェアについて記述します。

MKY34の端子配列を図2.1に示します。

MKY34 (84ピン、QFP)



注記：先頭に“#”が付いている端子は、負論理（Loアクティブ）を示します。

図2.1 MKY34の端子配列

表 2-1 に、MKY34 の端子機能を示します。

表 2-1 MKY34 の端子機能

端子名	端子番号	論理	I/O	機 能
Do0 ~ Do15	80 ~ 83 2 ~ 5 17 ~ 20 23 ~ 26	正	O	16 ビットの汎用出力端子です。
Di0 ~ Di15	6 ~ 13 27 ~ 30 32 ~ 35	正	I	16 ビットの汎用入力端子です。
CLR	14	正	I	Do0 ~ Do15 の出力端子状態を全て Lo レベルに強制する入力端子です。通常は Lo レベルを維持してください。
OA0 ~ OA5	36 ~ 41	正	O	OAM 端子の設定が Hi レベルにある時、IA0 ~ IA5 端子に入力された設定値に“1”を加算した正論理の 16 進数値が出力される端子です。 サテライト IC をカスケード接続する際に、後段のサテライト IC の IA0 ~ IA5 端子へ接続してください。OA5 が MSB です。
FC1	36*	正	I	OAM 端子の設定が Lo レベルにある時に、Pi0 端子と Pi1 端子に入力される信号に対して機能するフィルタのクロックを入力する端子です。フィルタのクロックを入力しない時は、Hi または Lo レベルに固定してください。
FC2	37*	正	I	OAM 端子の設定が Lo レベルにある時に、Pi2 端子と Pi3 端子に入力される信号に対して機能するフィルタのクロックを入力する端子です。フィルタのクロックを入力しない時は、Hi または Lo レベルに固定してください。
FC3	38*	正	I	OAM 端子の設定が Lo レベルにある時に、Pi4 端子と Pi5 端子に入力される信号に対して機能するフィルタのクロックを入力する端子です。フィルタのクロックを入力しない時は、Hi または Lo レベルに固定してください。
STOP	39*	正	I	OAM 端子の設定が Lo レベルにある時に、MKY34 をバッテリーバックアップモードに設定する入力端子です。 通常は Lo レベルに固定してください。 MKY34 をバッテリーバックアップする際に、Hi レベルを入力してください。MKY34 はバッテリーバックアップモードになると、Xo 端子を除く全ての出力端子がハイインピーダンス状態になります。
Co1	40*	正	O	OAM 端子の設定が Lo レベルにある時に、駆動クロックの 32768 分周クロックが出力される端子です。 (例、Xi:24MHz Co1: 732Hz)
Co2	41*	正	O	OAM 端子の設定が Lo レベルにある時に、駆動クロックの 262144 分周クロックが出力される端子です。 (例、Xi:24MHz Co2: 91Hz)
OAM	44	正	I	端子 36 ~ 端子 41 の機能を選択する入力端子です。 MKY34 のバッテリーバックアップ機能、Pi 入力に対するフィルタ機能を使用する時に、Lo レベルに設定してください。 それ以外の時には、Hi レベルに設定してください。
Co	45	正	O	駆動クロックが出力される端子です。
SSA	46	正	I	ストローブ信号の機能を選択するための Hi レベルまたは Lo レベルを入力してください。

(つづく)

表 2-1 MKY34 の端子機能

(つづき)

端子名	端子番号	論理	I/O	機 能
SSB	47	正	I	ストローブ信号の機能を選択するためのHiレベルまたはLoレベルを入力してください。
STB1	48	正	O	センタ IC から送信されたコマンドパケットを正常に入力した時に、Do0 ~ Do15 の汎用出力端子の状態を更新するタイミングを示す Hi レベルパルスのストローブ信号を出力します。
STB2	49	正	O	Di0 ~ Di15 汎用入力端子の状態を取り込むタイミングを示す Hi レベルパルスのストローブ信号を出力します。
RXDN	50	正	O	RXD 端子に入力された信号が出力される端子です。サテライト IC をカスケード接続する際に、後段のサテライト IC の RXD 端子へ接続してください。
TXDN	51	正	I	サテライト IC をカスケード接続する際に、後段のサテライト IC の TXD 端子へ接続してください。カスケード接続しない場合、およびこの端子の機能を使用しない時には、必ず Lo レベルに固定してください。
TXEN	52	正	I	サテライト IC をカスケード接続する際に、後段のサテライト IC の TXE 端子へ接続してください。カスケード接続しない場合、およびこの端子の機能を使用しない時には、必ず Lo レベルに固定してください。
RXD	53	正	I	センタICからのコマンドパケットを入力する端子です。レシーバなどの出力端子へ接続してください。
TXD	54	正	O	センタ IC ヘレスポンスパケットを出力する端子です。ドライバなどのドライブ入力端子へ接続してください。
TXE	55	正	O	センタ IC ヘレスポンスパケットを出力する期間中、Hi レベルになる出力端子です。ドライバなどのイネーブル入力端子へ接続してください。
SE	57	正	O	シリアル ID 送信機能専用の出力端子です。シリアル ID 送信機能が、シリアル入力を受け付けることが可能な状態の時に、Hi レベルになります。
SDI	58	正	I	シリアル ID 送信機能専用のシリアル ID を入力するための端子です。シリアル ID 送信機能を使用しない場合は、Lo レベルに固定してください。
SCK	59	正	I	シリアル ID 送信機能専用のクロックを入力するための端子です。シリアル ID 送信機能を使用しない場合は、Lo レベルに固定してください。
SLD	60	正	I	シリアル ID 送信機能専用の入力端子です。シリアル ID 入力の終了を示す信号を入力します。シリアル ID 送信機能を使用しない場合は、Lo レベルに固定してください。
Xo	61	正	O	発振子の接続端子です。
Xi	62	正	I	発振子もしくは生成済みのクロックを接続する端子です。
IA0 ~ IA5	70 ~ 65	正	I	サテライトアドレスを設定する入力端子です。Hi レベルを“1”とする正論理の16進数の値“1 ~ 63 (01H ~ 3FH)”を設定してください。A5 が MSB に対応します。
#RST	71	負	I	MKY34 のハードウェアリセット入力端子です。電源“ON”直後から、あるいはユーザが意図的にハードウェアをリセットする時に、Xi 端子の周波数の10クロック以上Loレベルを維持してください。

(つづく)

表 2-1 MKY34 の端子機能

(つづき)

端子名	端子番号	論理	I/O	機 能
TEST	72	正	I	必ず GND へ接続してください(メーカーが利用するテスト端子です)。
Pi0 ~ Pi5	74 ~ 79	正	I	汎用 6 チャンネルカウンタの入力端子です。 使用しないカウンタの入力は、Hi レベルまたは Lo レベルに固定してください。
VDD	16、22 42、64 73、84	---	---	電源端子。5.0V へ接続。
GND	1、15 21、31 43、56 63	---	---	電源端子。0V へ接続。

注記：端子名の先頭に“#”が付いている端子は、負論理 (Lo アクティブ) を示します。

：端子番号の後に“*”が付いている端子は、OAM 端子が Lo レベルの時に選択されることを示します。

第2章 MKY34 ハードウェア

表 2-2 および図 2.2 に、MKY34 端子の電氣的定格を示します。

表 2-2 MKY34 の電氣的定格

(# マークは負論理)

No	I/O	名称	Type	No	I/O	名称	Type	No	I/O	名称	Type	No	I/O	名称	Type
1	--	GND	--	22	--	VDD	--	43	--	GND	--	64	--	VDD	--
2	O	Do4	A	23	O	Do12	A	44	I	OAM	D	65	I	IA5	E
3	O	Do5	A	24	O	Do13	A	45	O	Co	A	66	I	IA4	E
4	O	Do6	A	25	O	Do14	A	46	I	SSA	D	67	I	IA3	E
5	O	Do7	A	26	O	Do15	A	47	I	SSB	D	68	I	IA2	E
6	I	Di0	D	27	I	Di8	D	48	O	STB1	B	69	I	IA1	E
7	I	Di1	D	28	I	Di9	D	49	O	STB2	B	70	I	IA0	E
8	I	Di2	D	29	I	Di10	D	50	O	RXDN	A	71	I	#RST	D
9	I	Di3	D	30	I	Di11	D	51	I	TXDN	D	72	I	TEST	D
10	I	Di4	D	31	--	GND	--	52	I	TXEN	D	73	--	VDD	--
11	I	Di5	D	32	I	Di12	D	53	I	RXD	D	74	I	Pi0	D
12	I	Di6	D	33	I	Di13	D	54	O	TXD	A	75	I	Pi1	D
13	I	Di7	D	34	I	Di14	D	55	O	TXE	A	76	I	Pi2	D
14	I	CLR	D	35	I	Di15	D	56	--	GND	--	77	I	Pi3	D
15	--	GND	--	36	O/I	OA0/FC1	F	57	O	SE	B	78	I	Pi4	D
16	--	VDD	--	37	O/I	OA1/FC2	F	58	I	SDI	D	79	I	Pi5	D
17	O	Do8	A	38	O/I	OA2/FC3	F	59	I	SCK	D	80	O	Do0	A
18	O	Do9	A	39	O/I	OA3/STOP	F	60	I	SLD	D	81	O	Do1	A
19	O	Do10	A	40	O	OA4/Co1	C	61	O	Xo	--	82	O	Do2	A
20	O	Do11	A	41	O	OA5/Co2	C	62	I	Xi	--	83	O	Do3	A
21	--	GND	--	42	--	VDD	--	63	--	GND	--	84	--	VDD	--

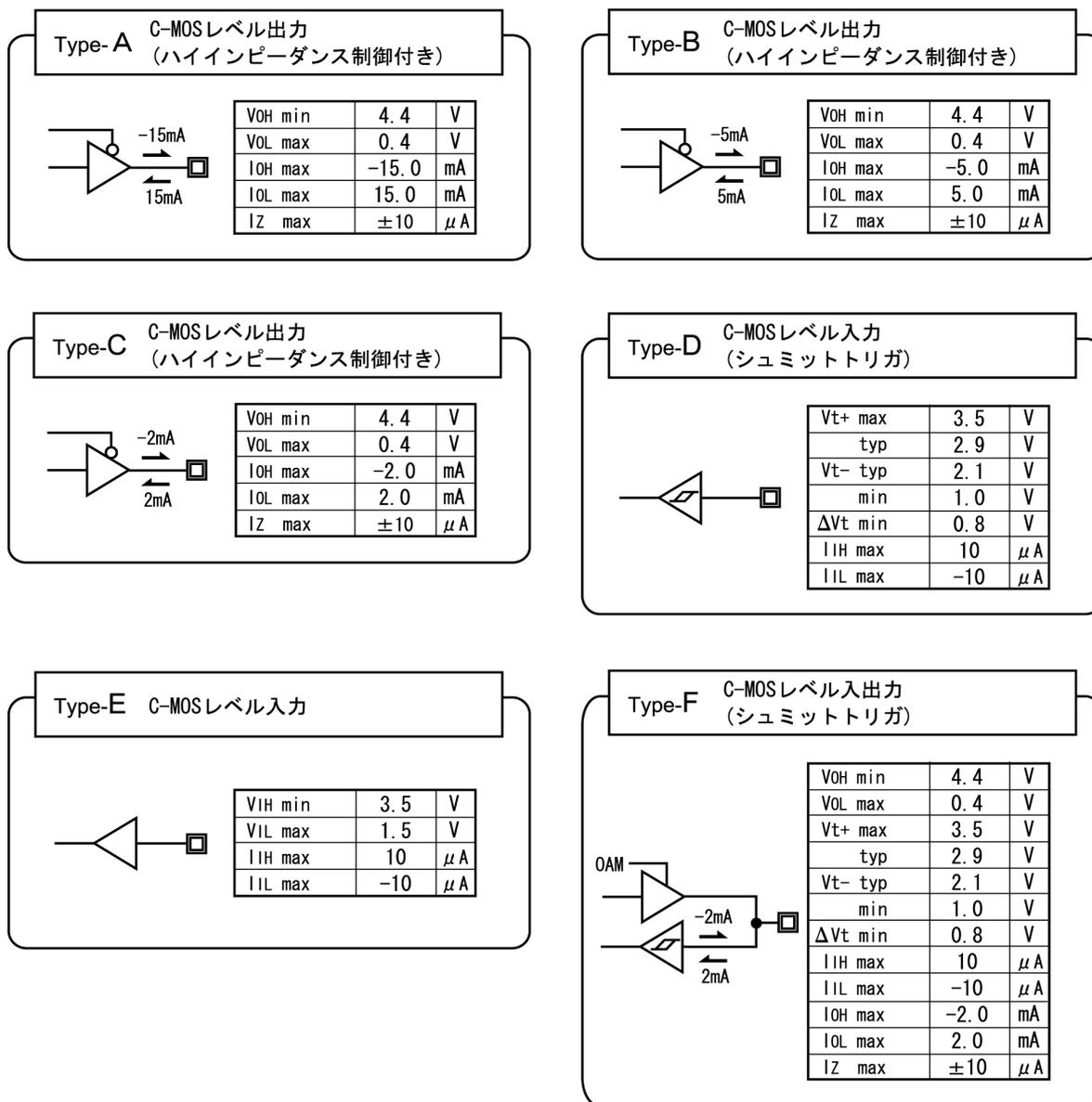


図2.2 MKY34の入出力回路形式における端子電気的特性

第3章 MKY34 基本機能の接続

本章は、MKY34 基本機能を動作させるために必要な、端子の役割や接続について記述します。

3.1 駆動クロック	3-3
3.2 ハードウェアリセット	3-4
3.3 サテライトアドレスの設定	3-5
3.4 ネットワークインターフェースの接続	3-6
3.5 16 本の入力端子 (Di).....	3-8
3.6 16 本の出力端子 (Do).....	3-8
3.7 MKY34 基本機能の接続例	3-9

第3章 MKY34 基本機能の接続

本章は、MKY34 の基本機能を動作させるために必要な、端子の役割や接続について記述します。

3.1 駆動クロック

本節は、MKY34 の駆動クロックについて記述します。

3.1.1 駆動クロックの自己生成

MKY34 は、発振子を接続して自ら駆動クロックを生成することができます。この場合、発振子を Xi 端子（端子 62）と Xo 端子（端子 61）へ接続してください。生成するクロック周波数は、転送レートの 4 倍でなければなりません。転送レートが 6Mbps の場合、駆動クロックは 24MHz です。正常に駆動クロックが生成されている場合、Co(Clock out) 端子（端子 45）からのクロック出力が認められます。この Co 端子から出力されるクロックは、ハードウェアリセットがアクティブな期間中も Co 端子から出力されていますので、後述する拡張機能の“4.2 カスケード接続”にも利用可能です。

Xi 端子と Xo 端子へ接続する発振子および補助部品は、MKY34 本体の近傍に配置してください。転送レートの 4 倍の周波数に対して、発振周波数精度の許容範囲は $\pm 5\%$ 以内です。発振子としては、水晶発振子やセラミック発振子を利用することができます。発振子のメーカーおよび品種に応じて、適切な値の付加容量を選択し接続してください（図 3.1 参照）。

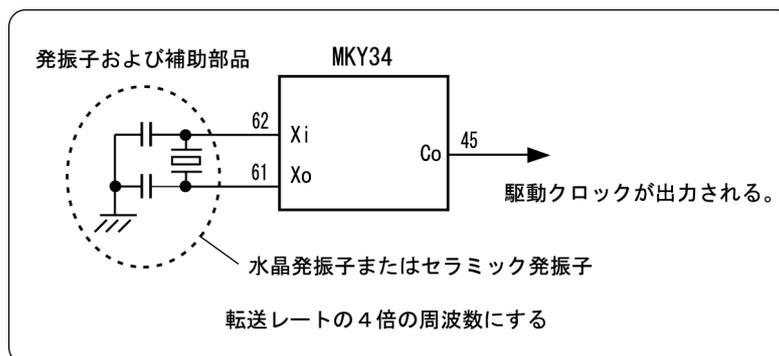


図3.1 発振子の接続

注意事項

MKY34 が発振可能な周波数範囲は、4MHz ~ 30MHz です。この範囲を逸脱する駆動クロック周波数を必要とするような場合は、“3.1.2 生成済みの駆動クロックを供給する”を採用してください。

発振子のメーカーおよび品種によっては、Xo 端子と発振子の間に、ダンピング抵抗 (DR) の挿入を必要とする場合もあります。

発振周波数精度の許容範囲は、転送レートの 4 倍の周波数に対して $\pm 5\%$ 以内ですが、周波数精度が低い場合には、センタ IC と正常にリンクできる通信ケーブル長が短くなる場合があります。したがって、水晶発振子の利用を推奨します。水晶発振子を利用した場合には、 $\pm 0.1\%$ 以内の周波数精度を維持できます。

発振状態の認識および発振周波数の計測には、Co 端子を利用可能です。

参考

弊社は、技術レポートなどの情報を Web サイトにおいて提供することに努めております。発振子に応じた適切な値の付加容量や発振の安定度を策定する方法など、参考となる技術情報を必要とする場合は、弊社の Web サイトもご参照ください。

<http://www.steptecnica.com/>

3.1.2 生成済みの駆動クロックを供給する

発振器などによって生成された外部クロックを、直接 MKY34 へ供給し、MKY34 の駆動クロックとして利用することができます。外部クロックを MKY34 へ直接供給する際には、Xi 端子（端子 62）を利用し、Xo 端子（端子 61）は開放してください。外部クロックを直接供給する際の仕様は以下です。

上限周波数は 50MHz であり、下限はありません。

Xi 端子の特性は、 $V_{IH} = \min 3.5V$ 、 $V_{IL} = \max 1.5V$ です。

信号の立上りおよび立下りが 20ns 以内。

信号の Hi レベルまたは Lo レベルの最小時間が 5ns 以上。

クロックのジッタ成分が以下の範囲以内。

- ・ 入力する周波数が 25MHz 以上の場合には 250ps 以内

- ・ 入力する周波数が 25MHz 未満の場合には 500ps 以内

周波数精度が $\pm 1000\text{ppm}$ ($\pm 0.1\%$) 以内。



参考

一般的な水晶発振器におけるクロックの出力は、上記 ~ の値に対して問題になりません。

表 3-1 に、駆動クロックおよび転送レートの対応を示します。

表 3-1 駆動クロックと転送レートの対応

駆動クロック	転送レート	備考
48MHz	12Mbps	動作クロックの自己生成は不可
24MHz	6Mbps	-----
12MHz	3Mbps	-----

3.2 ハードウェアリセット

#RST(ReSeT) 端子（端子 71）へ Lo レベルを入力すると、MKY34 はハードウェアリセットされます。ただし、この Lo レベル信号が入力されている期間が“1 クロック”以下の場合には、誤動作を防止するためにこの信号は無視されます。また MKY34 を完全にリセットするためには、駆動クロックが供給されている間に #RST 端子は“10 クロック”以上 Lo レベルを維持していなければなりません。#RST 端子は、内部のシュミット型入力バッファへ接続されていますので、電源“ON”時の立上り時定数回路を直接接続することもできます（図 3.2 参照）。

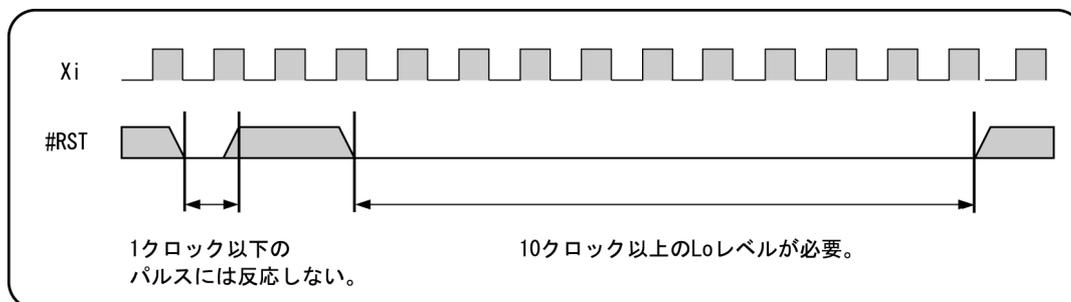


図3.2 ハードウェアリセット



注意事項

MKY34へ電源を投入した直後は必ずハードウェアリセットがアクティブとなるように設定してください。

3.3 サテライトアドレスの設定

MKY34 は、6本の SA(Satellite Address) 設定端子 (IA0 ~ IA5 : Input Address0 ~ 5) を装備しています。HLS を利用するには、それぞれのサテライト IC へ個別な SA(Satellite Address) の設定が義務付けられています。MKY34 への SA 値は、IA0 ~ IA5 (端子 65 ~ 70) へ入力する Hi レベルを “1”、Lo レベルを “0” とした 16 進数の 01H ~ 3FH (1 番 ~ 63 番) によって設定します。最上位ビットは IA5 (端子 65) です。この SA の設定と、センタ IC の各領域内のメモリアドレス (配列) が対応します。

例 1 : SA=1 (01H) の MKY34 の入力端子 (Di) の状態は、センタ IC の Di 領域メモリアドレス 02H へ格納されます。

例 2 : SA=63 (3FH) の MKY34 の入力端子 (Di) の状態は、センタ IC の Di 領域メモリアドレス 7EH へ格納されます。

例 3 : SA=14 (0EH) の MKY34 の出力端子 (Do) へは、センタ IC の Do 領域メモリアドレス 9CH におけるデータが出力されます。



この SA(Satellite Address) は、“センタ IC に近い順に設定する”などの、ネットワーク上における物理的な配置関係は規定されません。またセンタ IC に 2 本の入力端子 (RXD1、RXD2) が存在する場合も、“どちらの端子 (ネットワーク側) に、特定の SA が設定された MKY34 を接続するか”などの規定もありません。



1 つのセンタ IC へ接続された全てのサテライト IC は、同一の SA 値が設定されていることがあってはなりません。また、00H の SA 値は設定禁止です。もし、00H の SA 値をサテライト IC へ誤って設定してしまった場合、システムに悪影響を与えることはありませんが、この値を設定したサテライト IC はセンタ IC からスキャンされません。

3.4 ネットワークインターフェースの接続

MKY34 のネットワークインターフェース(以下、“ネットワーク I/F”)端子は、RXD 端子(端子 53)と TXE 端子(端子 55)、および TXD 端子(端子 54)の 3 本です。

3.4.1 RXD、TXE、TXD 端子の詳細

MKY34 は、センタ IC からのコマンドパケット (CP) を RXD 端子から入力します。センタ IC から送信される CP のシリアルパターン信号が常に RXD 端子へ入力されるように、ネットワークの TRX (ドライバ/レシーバ部品) の接続を設計してください。

MKY34 は、入力した CP の宛先が IA0 ~ IA5 によって設定された SA と一致した時、直ちにセンタ IC へレスポンスパケット (RP) を返送します。RP の送信中は、TXE 端子が Hi レベルになります。このため TXE 端子が Hi レベルになった時には、TRX のドライバのイネーブル端子がアクティブとなり、TXD 端子から出力される RP のシリアルパターンをネットワークへ送信できるように、TRX を設計してください。

MKY34 の TXE 端子および TXD 端子は、ハードウェアリセットがアクティブとなった場合、その直前のレベルを維持します。その後ハードウェアリセットが解除された時に、Lo レベルになります。



参考

ハーフデュプレックス (半二重) 通信方式による HLS の運用時は、MKY34 が RP を返送している期間に、自己の TXD 端子から出力された信号がそのまま RXD 端子へ入力されてしまう場合があります。しかし、MKY34 は TXE 端子が Hi の期間中には入力しない仕組みを採用しているので、まったく問題は生じません。

3.4.2 推奨のネットワーク接続

図 3.3 は、推奨のネットワーク接続です。TRX (ドライバ/レシーバ部品) は、RS-485 仕様のドライバ/レシーバ (5.0V 駆動 LSI) とパルストランスから構成されます。通信ケーブルは、LAN 用の通信ケーブル (10BASE-T、カテゴリ 3 以上) と同等以上の性能を持ち、かつ一括シールドの通信ケーブルです。フルデュプレックス (全二重) 通信方式による HLS の運用時には 2 対のツイストペアを、ハーフデュプレックス (半二重) 通信方式による運用時には 1 対のツイストペアを利用します (図 3.3 参照)。

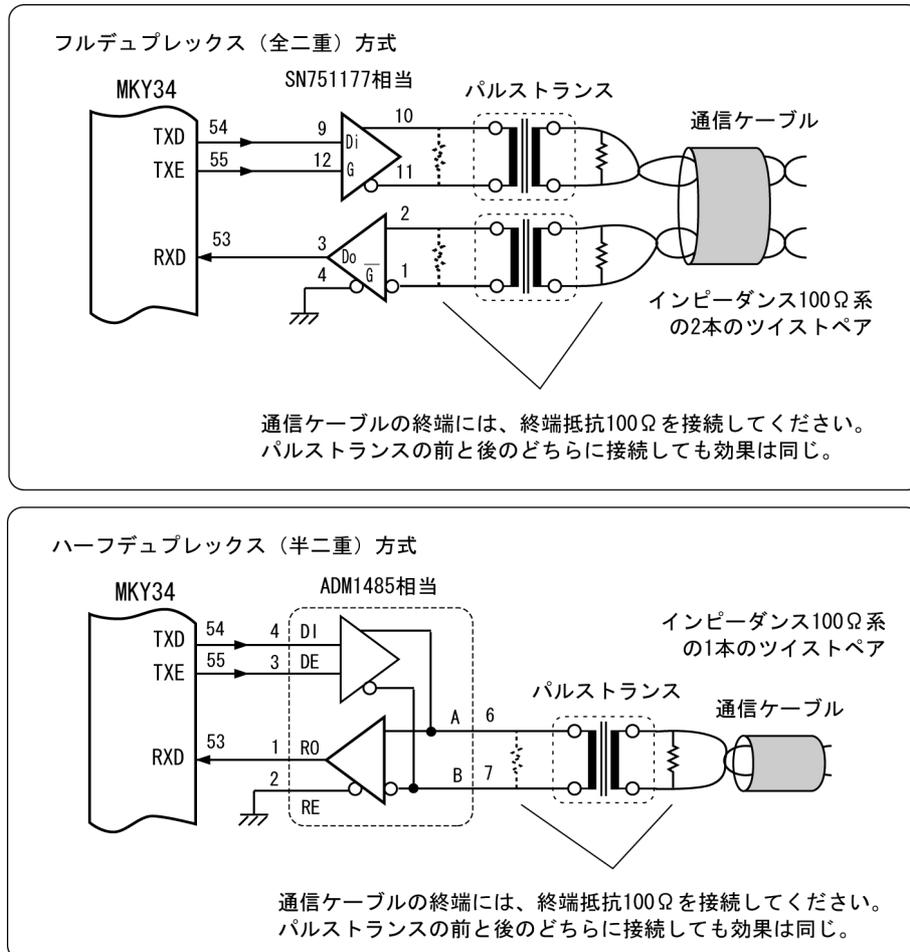


図3.3 推奨のネットワーク接続



参考

ネットワーク I/F の TXE 端子 (端子 55) から出力される Hi レベルの信号は、センタ IC がスキャンを実行していることの検出にも利用可能です。HLS 利用におけるユーザシステムの動作確認や応答速度の測定などに利用することができます。

通信ケーブルの敷設に役立つ予備知識や資料は、“ハイスピードリンクシステム テクニカルガイド” に記述されています。また部品の選択や推奨部品の入手については、弊社の Web サイトもご参照ください。

<http://www.steptecnica.com/>

3.5 16本の入力端子 (Di)

MKY34 は、16本の入力端子 (Di0 ~ Di15) を装備しています。MKY34 の入力端子 (Di0 ~ Di15) の状態が、センタ IC の Di 領域の SA に対応したメモリアドレスへ、そのまま複写 (Copy) されます。Di0 (端子 6) がデータビット 0 に対応し、Di15 (端子 35) がデータビット 15 に対応する 16 ビットワードデータとして、センタ IC のメモリにリンクします。16本の Di0 ~ Di15 は、シュミット型入力バッファを搭載しているため、チャタリング除去回路などの時定数回路も直接接続することができます。



注意事項

ユーザシステムにおいて 16本の Di0 ~ Di15 のうち使用しない I/O 入力端子がある場合は、開放のまま放置することは禁止です。Hi または Lo レベルに固定してください (いずれ使用する可能性のある端子は、プルアップ抵抗またはプルダウン抵抗を接続しておくことを推奨します)。センタ IC から発行されるコマンドパケット (CP) 内のコマンドが “0” または “8” (基本機能指定) 以外であり、かつ後述する MKY34 の拡張機能を利用する操作を、ユーザシステムプログラムが実行している時には、Di0 ~ Di15 端子のデータは Di 領域へ送信されません。センタ IC から発行されるコマンドパケット (CP) 内のコマンドが “0” または “8” (基本機能指定) であり、かつ入力端子 (Di0 ~ Di15) の状態を取得するタイミングにおいて CLR 端子へ Hi レベルが入力されていた場合、“FFFFH” データが Di 領域へ送信されます。

3.6 16本の出力端子 (Do)

MKY34 は、16本の出力端子 (Do0 ~ Do15) を装備しています。MKY34 は、センタ IC から発行されるセンタ IC 内メモリの Do 領域に配列されているデータ中の 1つの情報が埋め込まれた CP を正常に入力すると、その CP の宛先が IA0 ~ IA5 において設定された SA と一致した場合、CP 内に埋め込まれているデータを MKY34 の出力端子 (Do0 ~ Do15) へ出力 (更新) します。また一旦 I/O 出力端子へ出力されたデータは、次の更新まで維持されます。Do0 (端子 80) はセンタ IC 内メモリの Do 領域に配列されている 16 ビットワードデータのビット 0 に対応し、Do15 (端子 26) はワードデータのビット 15 に対応します。

16本の出力端子 (Do0 ~ Do15) は、ハードウェアリセットがアクティブとなった場合、その直前のレベルを維持します。その後ハードウェアリセットが解除された時に、Lo レベルになります。

16本の出力端子 (Do0 ~ Do15) は、後述する “4.1.1 CLR 端子機能” に記述された拡張機能の CLR 端子へ Hi レベルが入力された場合、データを維持せずに Lo レベルになります。

MKY34 の Do0 ~ Do15 端子は、 $\pm 15\text{mA}$ (最大) の駆動能力を持っていますので、トランジスタや LED、フォトカプラ等の周辺部品を直接接続することもできます。



参考

Do0 ~ Do15 端子の中の未使用端子は、開放のまま問題ありません。

3.7 MKY34 基本機能の接続例

図 3.4 に、MKY34 基本機能の接続例を示します。図 3.4 の回路は、後述する拡張機能が全て未使用の設定です。MKY34 のサテライトアドレスは、DIP-SW によって設定できます。

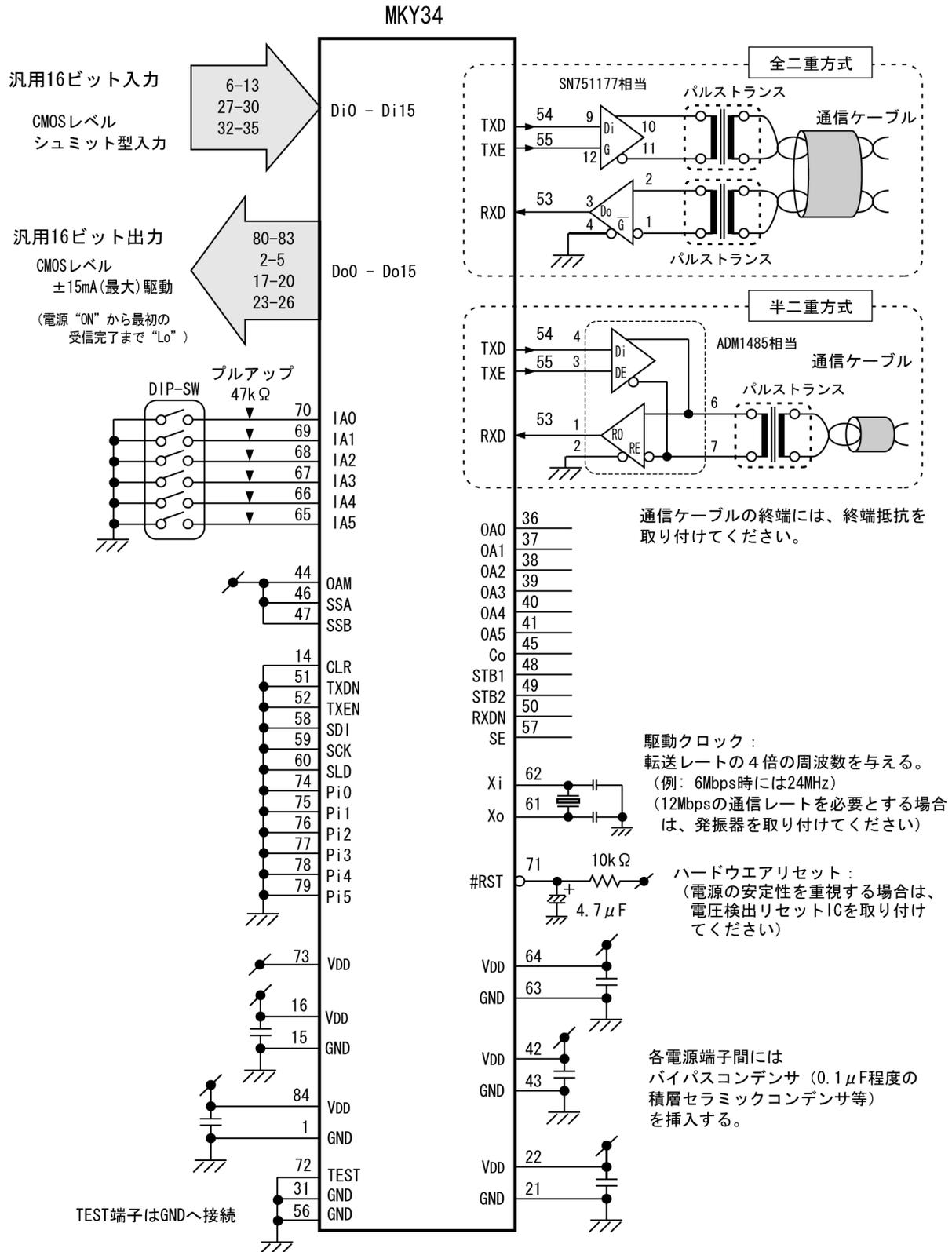


図3.4 基本機能の接続例

第 4 章 MKY34 拡張機能

本章は、MKY34 拡張機能を動作させるために必要な、端子の役割や接続について記述します。

4.1	ストロープ信号の設定とその応用.....	4-3
4.2	カスケード接続	4-12
4.3	汎用 6 チャンネルカウンタ	4-15
4.4	シリアル ID 送信機能	4-21
4.5	バッテリーバックアップ機能	4-24

第4章 MKY34 拡張機能

本章は、MKY34 の拡張機能を利用するために必要な、端子の役割や接続について記述します。



本章に記載する拡張機能のうちいくつかは、ユーザシステムプログラムによって操作されるセンタ IC のコマンドの値に応じて動作します。MKY34 の拡張機能の理解にあたっては、MKY34 を接続するセンタ IC の“**ユーザーズマニュアル**”のコントロールワードに関する記述を参照してください。

4.1 ストローブ信号の設定とその応用

本節は、“**1.4.2 拡張機能**”に記載された拡張機能のうち、以下の3点の利用方法について記述します。

出力端子 (Do) 状態として Lo レベルをセットできる CLR 端子を装備しています。

出力端子 (Do) の更新および入力端子 (Di) の受信タイミングを示すストローブ出力端子をそれぞれ装備しています。それぞれの更新タイミングに合わせた周辺回路設計への応用が可能です。

センタ IC へのリンクを確実にするハンドシェイク設定も可能です。

4.1.1 CLR 端子機能

MKY34 は、出力端子 (Do) の状態を強制的に Lo にできる、CLR(CLeaR) 端子 (端子 14) を備えています。CLR 端子へ Hi レベルが入力された時、Do0 ~ Do15 の状態が全て Lo になります。通常の利用状態においては、CLR 端子へ Lo レベルが入力されるように設計してください。

MKY34 の出力端子 (Do) の状態は、IA0 ~ IA5 によって設定された SA と一致する宛先へ送信されたセンタ IC からのコマンドパケット (CP) を正常に入力する度に、更新されます。しかし、通信ケーブルの断線や、センタ IC 側のトラブルなどの理由によりスキャンが停止した場合、出力端子 (Do) は出力状態を維持しつづけることになります。この時、“4.1.2 STB1 端子機能” に記述されているように、STB1 端子のストロープ信号も出力されません。ユーザシステムとして、スキャン停止時の出力端子 (Do) の状態維持が適切でない場合、CLR 端子の利用により強制的に出力端子 (Do) の状態をクリア (Lo レベル) することができます。

図 4.1 に、STB1 端子と CLR 端子の信号を利用したウォッチドッグタイマ回路において出力端子 (Do) の状態をクリアする回路の例を示します。

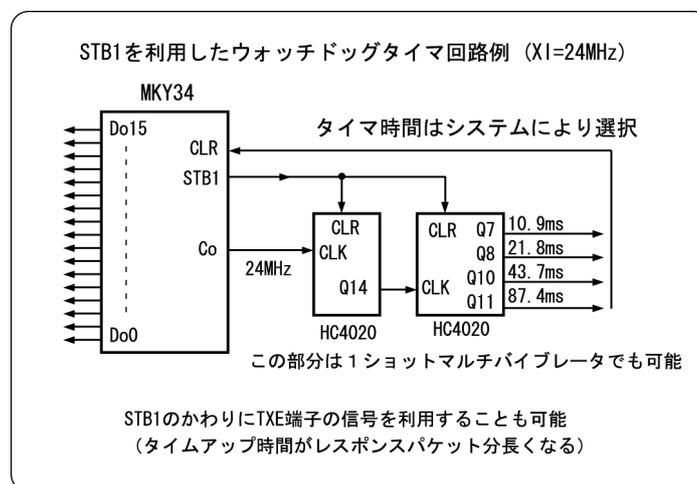


図4.1 STB1を利用したウォッチドッグタイマ回路例

一般的には、ウォッチドッグタイマのタイムアップ時間は、複数回のスキャンタイムを許容できる時間よりも長い時間を設定すべきです。以下のような場合には図 4.1 のウォッチドッグタイマ回路例のタイムアップ時間が不適合となる可能性があります。

ネットワークに HUB を挿入するユーザシステムの場合：HUB の挿入段数に応じて 1 回のスキャンタイムが長くなります。

センタ IC を操作するユーザプログラムがスキャンをポーズ（一旦停止）する場合。

センタ IC を操作するユーザプログラムがシングルスキャンを利用し、かつウォッチドッグタイマのタイムアップ時間に不適合なタイミングによってシングルスキャンをスタートさせた場合。

センタ IC を操作するユーザプログラムが、意図的にスキャンを停止させる場合。

図 4.1 のウォッチドッグタイマ回路例のタイムアップ時間がユーザシステムに適合であるか否かは、お客様ご自身が判断してください。



参考

スキャンタイム、スキャンのポーズ（一旦停止）シングルスキャンは、MKY34 を接続するセンタ IC の“ユーザーズマニュアル”を参照してください。



注意事項

CLR(CLeaR) 端子（端子 14）は、Hi レベル入力に対して敏感に反応します。このため、CLR 端子にノイズなどのごく短い Hi レベルパルスが入力された時にも、Do0 ~ Do15 の状態が全て Lo になります。ユーザシステムの装置設計においては、（例えば CLR 端子の傍らに GND と接続する 0.1 μ F 程度のコンデンサを接続するなどして）CLR 端子へ意図しない Hi レベル信号が入力されないように設計してください。

4.1.2 STB1 端子機能

MKY34 は、SA が一致するコマンドパケット (CP) をセンタ IC から正常に inputs する度に、CP 内のデータを MKY34 の出力端子 (Do) へ出力します。出力端子 (Do) の状態は、STB1(STTroBe-1) 端子（端子 48）のパルス状のストローブ信号の中心時期に更新されます（図 4.2 参照）。この STB1 端子の機能を利用して、出力端子 (Do) へ接続された回路に対し、出力更新を通知することができます。

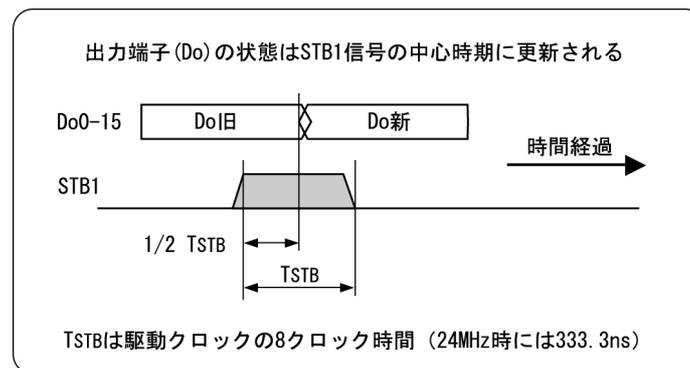


図4.2 出力端子 (Do) の更新タイミング



参考

STB1 端子から出力されるパルス状のストローブ信号は、センタ IC のコマンドの値からは影響されません。また、更新前の出力端子 (Do) の状態と更新後の出力端子 (Do) の状態が同一である場合にも、STB1 端子からストローブ信号が出力されます。

4.1.3 Di0 ~ Di15 端子状態のサンプリング時期 (STB2 端子)

MKY34 は、SA が一致するコマンドパケット (CP) に反応してレスポンスパケット (RP) を返送する時に、センタ IC が発行した CP 内のコマンドが “0” または “8” (基本機能指定) である場合、16 本の入力端子 (Di0 ~ Di15) をサンプルします。MKY34 は、パルス状のストロブ信号を STB2(STroBe-2) 端子 (端子 49) から出力することによって入力端子 (Di) の状態のサンプル時期を示します。入力端子 (Di) の状態は、ストロブ信号の先頭位置においてサンプリングされています。



参考

“4.1.5 ハンドシェイク有効/無効の設定 (SSB 端子)” に記述された SSB(Strobe Select-B) 端子が Lo レベルの時には、MKY34 が RP を返送する時に STB2 端子からのストロブ信号が出力されない場合があります。

4.1.4 ストロブ信号のタイミング設定 (SSA 端子)

HLS を利用するユーザシステムにおいては、以下の 2 種類の要望が生じます。

入力端子 (Di) の入力状態をサンプルした後に、出力端子 (Do) の状態を更新させる。

出力端子 (Do) の状態を更新した後に、入力端子 (Di) の状態をサンプルする。

MKY34 においては、SSA (Strobe Select-A) 端子 (端子 46) の設定により、STB1 端子と STB2 端子から出力されるストロブ信号のタイミングを選択することができます。これにより、2 種類の要望のどちらも満たすことができます。MKY34 は、SSA 端子を Lo レベルに設定した場合に上記の動作を、SSA 端子を Hi レベルに設定した場合に上記の動作を実施します (図 4.3 参照)。

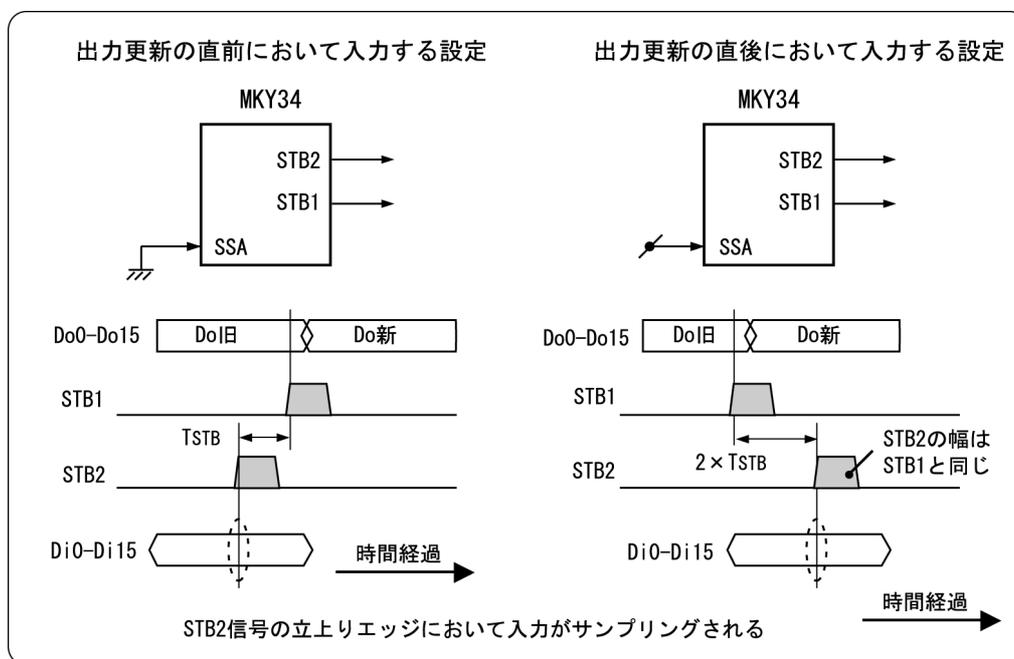


図4.3 SSA端子設定と更新タイミング

4.1.5 ハンドシェイク有効/無効の設定 (SSB 端子)

SSB(Strobe Select-B) 端子 (端子 47) の設定により、センタ IC とのハンドシェイクの有効または無効かを設定することができます。SSB 端子が Lo レベルの時、センタ IC とのハンドシェイクは有効になります。

MKY34 は、センタ IC から自己宛てのコマンドパケット (CP) を入力した際に、前回のスキャン時にセンタ IC へ返送したレスポンスパケット (RP) がセンタ IC へ正常に受信されていたかを認識しています。

ハンドシェイクが有効である場合、MKY34 は前回に返送した RP をセンタ IC が正常に入力していた時に限り、STB2 端子からストローブ信号を出力して入力端子 (Di) の状態をサンプリングし、サンプリングした入力端子 (Di) の状態が RP に埋め込まれます。

前回に返送した RP をセンタ IC が正常に入力していなかった場合には、STB2 端子にストローブ信号を出力せず入力端子 (Di) の状態もサンプリングしません。これにより、RP には前回サンプリングしていた入力端子 (Di) の状態が再度埋め込まれます。図 4.4 に、サテライトユニット数が “5”、ハーフデュプレックス通信方式、“SA=2” の MKY34 における STB2 ストローブ信号発生タイミングを示します。

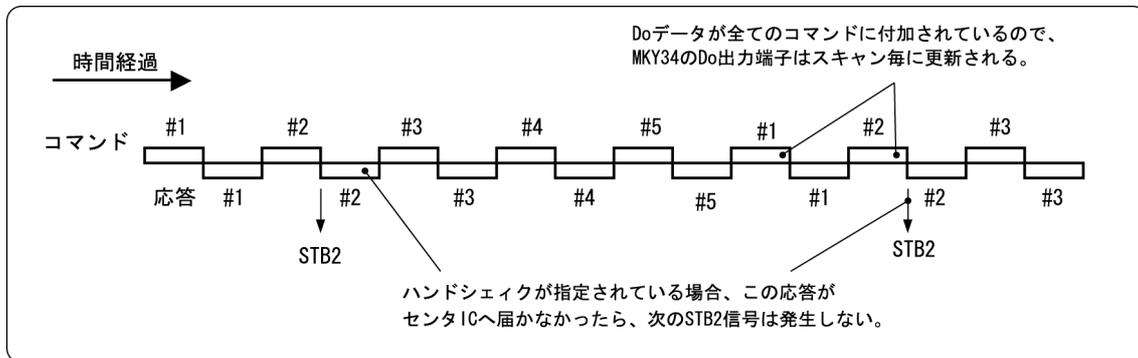


図4.4 STB2ストローブ信号発生タイミング



参考

入力端子 (Di) にセンサなどを接続するといった、リアルタイム性を重視するユーザシステムにおいては、ハンドシェイクを “無効” に設定してください。

4.1.5.1 ハンドシェイク有効性の例

センタ IC とのハンドシェイクの有効性の例を説明します。ユーザシステムによっては、STB2 端子から出力されるストロブ信号に同期して、文字列データをセンタ IC へ送信したい欲求が生じる場合があります。例えば、“ABCDE” の 5 文字の文字列データを、STB2 ストロブ信号の出力毎に 1 文字ずつ MKY34 の入力端子 (Di) へ供給する場合 (図 4.5A 参照) センタ IC とハンドシェイクが無効であるとセンタ IC が取得する文字列データに欠落が生じてしまう可能性があります。例えば、3 文字めの “c” の文字を送信している間に、ネットワークに何らかの障害 (ノイズ侵入など) が発生してセンタ IC 側において RP が破棄された場合でも、次のスキャンによって STB2 ストロブが出力されます。したがって、センタ IC が受け取る文字列データは “ABDE” (“c” 文字の欠落) となってしまいます (図 4.5B 参照)。

これに対して、ハンドシェイクが有効であれば、センタ IC 側において RP が破棄された場合の次のスキャン時においては STB2 ストロブが出力されないため、文字の欠落は生じません (図 4.5C 参照)。

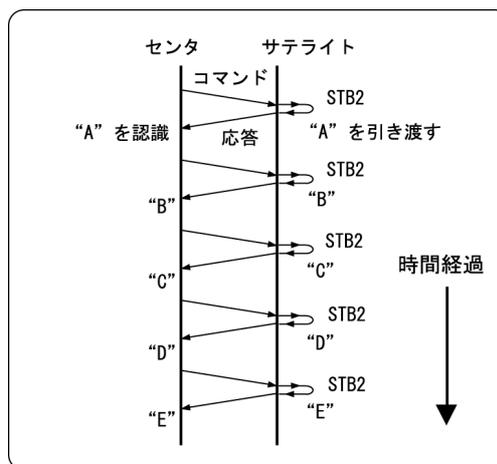


図4.5A 障害が発生していない動作

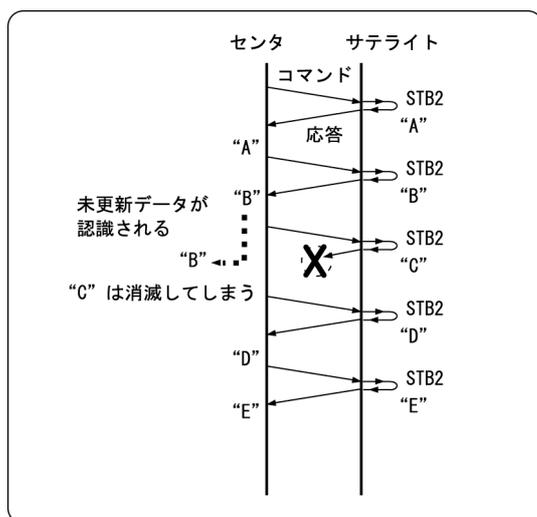


図4.5B ハンドシェイク無効

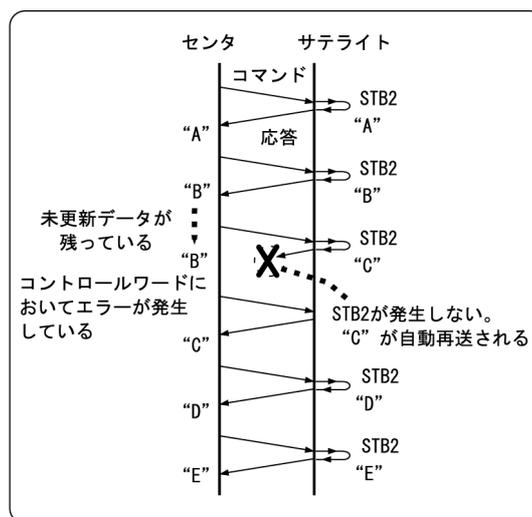


図4.5C ハンドシェイク有効

4.1.5.2 文字列データ送信上の注意

本節は、SSB 端子に Lo レベルを設定してハンドシェイクを有効にした場合の、文字列データ送信上の注意について記述します。

前述したようにハンドシェイクを有効にして文字列データを送信すれば、センタ IC のメモリへ確実に（欠落なく）文字列データが届きます。この場合、センタ IC 側のユーザシステムプログラムは、スキャンに同期してメモリから文字列データを取得しなければなりません。図 4.5C の例の場合、以下のような注意が必要です。

単純にスキャンのタイミングに同期してメモリから文字列データを取得した場合には、“ABBCDE”のように重複した文字を含む文字列データを読み取る可能性があります（3 度目のスキャン時点において 3 文字目が到達できないため）。

3 度目のスキャン時点において、該当のサテライト IC はエラーを発生します（センタ IC 内のコントロールワードにおける無応答フラグビットによって認識可能）。

上記のようなエラーが発生した場合には、データをリードしないアルゴリズムによって処理することが理想です。しかし、スキャンが高速であることと、このような処理を各サテライト IC に対して設定しなければならないために、プログラムの実行速度がスキャン速度に追従できない可能性も生じます。

上記のような注意点に配慮した時、センタ IC 側のプログラムのアルゴリズムを簡単に作成する方法を以下に示します。

入力端子 (Di) は 16 本の端子から構成されています。文字コード（8 ビット情報）を入力するために 8 本の端子を利用しても、8 本の端子が残っています。このため、この 8 本の入力端子 (Di) に対して、“文字カウンタ”を採用すると、センタ IC 側のプログラムのアルゴリズムを簡単に作成することができます。図 4.6 は、上位の 1 バイト分（8 ビット）を文字カウンタとした例を示しています。

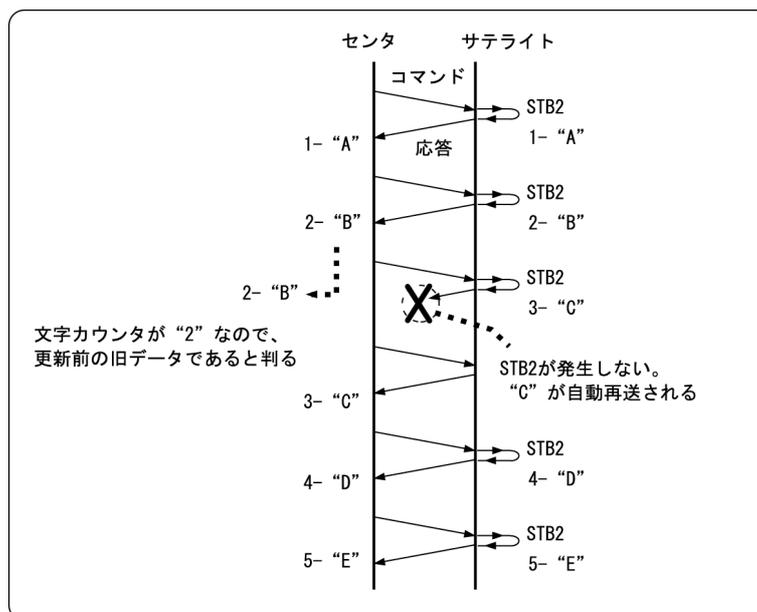


図4.6 文字カウンタを付加した送信

4.1.5.4 ハンドシェイク利用上の注意(2)

SSB 端子(端子 47)がハンドシェイク有効に設定されている場合、ユーザシステムがMKY34に対してコマンド“0”または“8”(基本機能指定)以外のコマンドを実行している際には、STB2 端子からストローブ信号は出力されません。

コマンド“0”または“8”以外のコマンドを実行している最中のスキャン時間分、文字列データ送信に余分な時間を要します。例えば、転送レートが6Mbps、“FS=8”、フルデュプレックス通信方式によってHLSを運用している場合、コマンド“0”のみによる運用であれば、STB2 端子から出力されるストローブ信号は242μs間隔となります。

しかし、センタ IC 側においてコマンドの自動巡回をセットした状態によってHLSを運用していると仮定した場合、コマンドは“0”~“6”まで巡回するため、STB2 端子から出力されるストローブ信号の間隔は、コマンド“0”のみによる運用と比較して7倍の時間(1.69ms)になります(図4.8参照)。

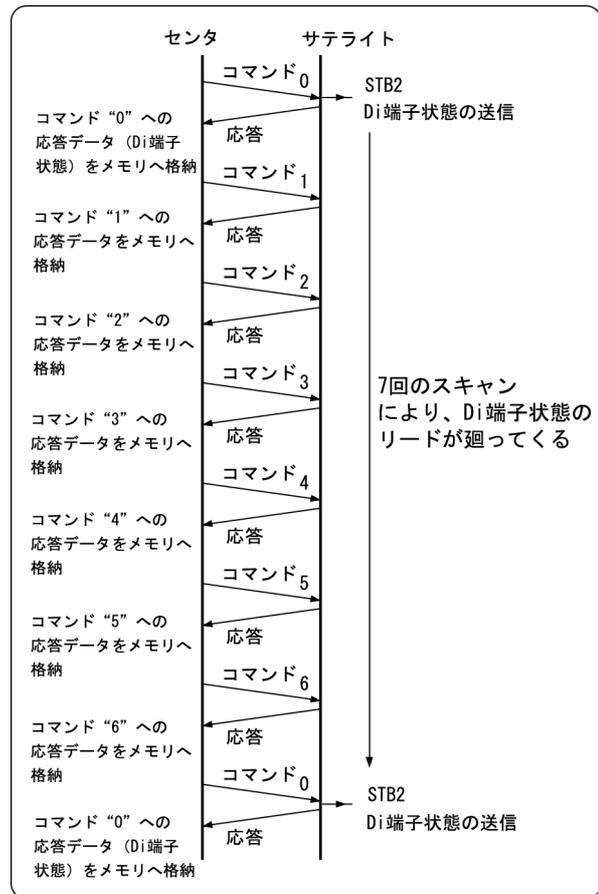


図4.8 コマンド巡回時におけるDi端子状態の送信

4.2.3 Xi 端子のカスケード接続

MKY34 の Co(Clock out) 端子 (端子 45) は、内部において使用されている駆動クロックを出力します。Co 端子から出力されるクロック信号を、後段の MKY34 の Xi 端子 (端子 62) へ直接接続することができます。Co 端子から出力される駆動クロックは、#RST 端子が Lo レベルの期間中(ハードウェアリセットがアクティブ)においても停止しません。この Xi 端子のカスケード接続の利用は、個々の MKY34 に対してそれぞれ発振子や発振器の部品を用意する必要が無く、部品削減効果を提供します。

4.2.4 RXD 端子のカスケード接続

RXD 端子へ入力される、センタ IC が送信するコマンドパケット (CP) のシリアルパターン信号は、そのまま RXDN 端子 (端子 50) へ出力されます。RXDN 端子から出力された信号を、後段の MKY34 の RXD 端子へ直接接続できます。この RXD 端子のカスケード接続の利用は、MKY34 を搭載する基板の信号パターンをシンプルにする効果を提供します。

4.2.5 TXE 端子と TXD 端子のカスケード接続

複数のサテライト IC の TXD 端子出力信号を 1 つの TRX 部のドライバへ入力する時には、図 4.10 に示すように、TXE 端子出力信号と TXD 端子出力信号を AND ゲートを通して OR ゲートによって合成する必要があります。また、それぞれの TXE 端子出力のアクティブ状態も OR ゲートによって合成してから TRX 部のドライバのイネーブル入力へ接続する必要があります。

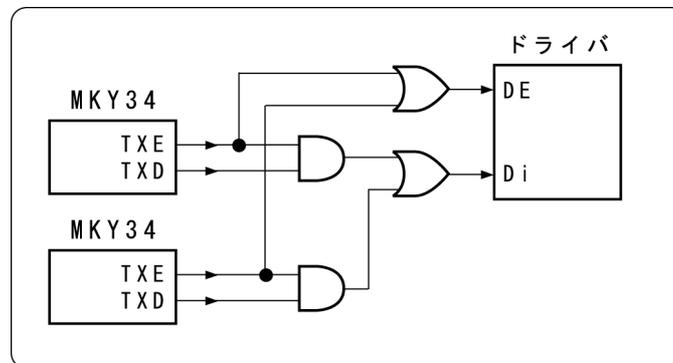


図4.10 複数のMKY34のTXEとTXD信号接続

MKY34 は、これらの AND ゲートや OR ゲートに相当する回路を搭載した TXEN 端子 (端子 52) と TXDN 端子 (端子 51) を装備しています。後段の MKY34 から出力される TXE 端子出力信号と TXD 端子出力信号は、前段の MKY34 の TXEN 端子と TXDN 端子へ直接接続できます (図 4.9 参照)。この TXE 端子と TXD 端子をカスケード接続した利用は、AND ゲートや OR ゲートによって構成する付帯回路部品の削減効果を提供します (また、個別のサテライト IC が TRX を装備する必要が無く、TRX の削減効果も提供しています)。

4.2.6 カスケード接続時の注意事項

単独使用（カスケード接続なし）の MKY34 や、カスケード接続された最終の MKY34 の TXEN 端子と TXDN 端子は、必ず Lo レベルに固定してください。動作中に TXEN 端子が Hi レベルになると、レスポンスパケット (RP) を出力することができなくなったり、RP が破壊される場合があります。

MKY34 を駆動するクロックの周波数が高い場合、Co 端子から出力される駆動クロックを後段の Xi 端子へカスケード接続する段数（Nesting）は、3 段程度を目安にしてください。これは、LSI 内部において Xi 端子から Co 端子へ抜けるクロックデューティ比が崩れていく可能性があるためです（例えば 50MHz の駆動クロックであった場合、Hi あるいは Lo レベルの幅は 10ns 程度と狭く、デューティ比の崩れが累積してしまう傾向になった場合、不安定なクロック波形になってしまう可能性があります）。クロックの周波数が高く、かつ 3 段以上を接続する必要がある場合は、1 個目の Co 端子出力信号を 4 個目の Xi 端子へ接続するといった方法を推奨します。

サテライトアドレスのカスケード接続は、MKY34 の OAM(Out Address Mode) 端子（端子 44）に Hi レベルを設定している場合に利用が可能です。OAM 端子に Lo レベルを設定しなければならないといった条件は、後述する“4.3.5.1 デジタルフィルタ”および“4.5.1 バッテリバックアップ機能の設定”を参照してください。

“SA=3FH”（最終の 63 番目）の後段において、サテライトアドレスをカスケード接続することはできません。

4.3 汎用 6 チャンネルカウンタ

本節は、“1.4.2 拡張機能”に記述した拡張機能のうちの、“6chの16ビットバイナリアップカウンタを装備しています。ミスカウントを防止するデジタルフィルタの利用も可能です。”について記述します。本節に記載する拡張機能は、ユーザシステムプログラムによって操作されるセンタ IC のコマンドとして、“1”～“6”あるいは“9”～“E”が指定された時に機能します。



参考

本節の機能の理解にあたっては、MKY34 を接続するセンタ IC の“ユーザーズマニュアル”のコントロールワードに関する記述を参照してください。

4.3.1 汎用 6 チャンネルカウンタの機能

6chの16ビットバイナリアップカウンタは、Pi0～Pi5(Pulse input-0～5)端子(端子74～79)へ入力される信号のLoレベルからHiレベルへの1回の変化を検出する度に“1”を加算します。カウント値は“0”～“65535”(0000H～FFFFH)の範囲であり、FFFFHの次は0000Hへ戻ります。この6chの16ビットバイナリアップカウンタは、ハードウェアリセットがアクティブとなってもクリアされません。したがって、“4.5 バッテリバックアップ機能”に記述されたバックアップ機能によって値を保持することも可能です。図4.11に、汎用6チャンネルカウンタ機能の位置付けの概念図を示します。

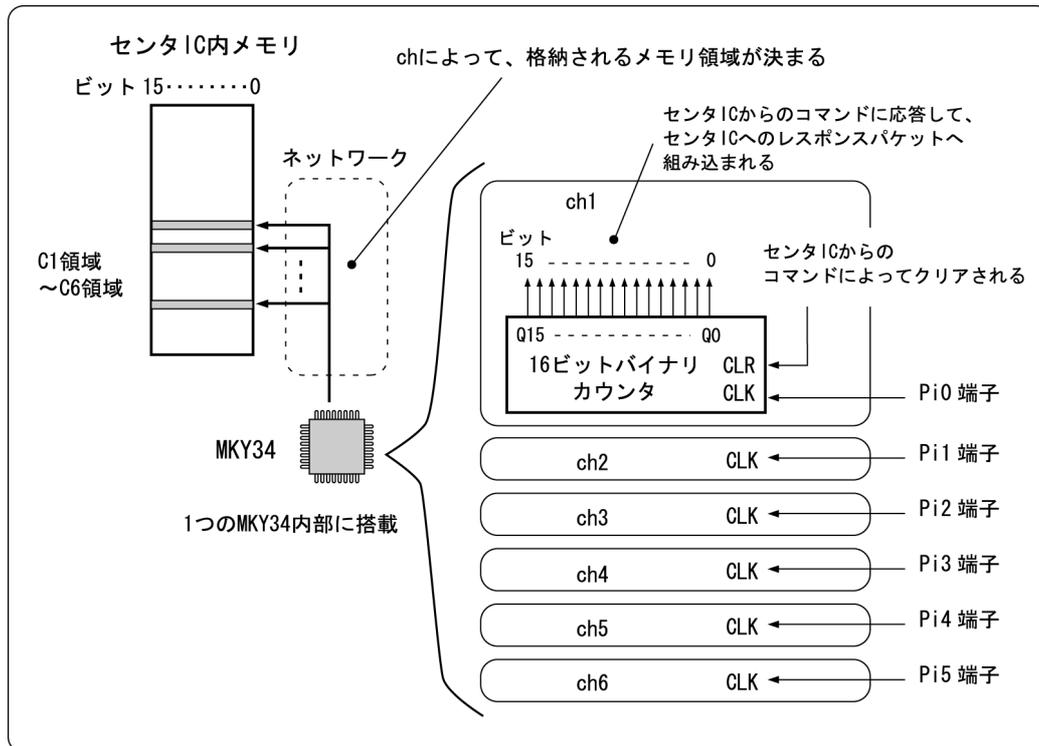


図4.11 汎用6チャンネル16ビットバイナリカウンタ



注意事項

“4.5 バッテリバックアップ機能”に記述されたバックアップ機能を使用しない場合、電源投入後のカウンタ初期値は保証されません。したがってバックアップ機能を使用せず、かつ本機能を利用するユーザシステムにおいては、ユーザシステムの立上げ時におけるセンタ IC の初期化操作として、それぞれのカウンタ値を 0000H へクリアするコマンドを発行することを推奨します。

4.3.2 汎用 6 チャンネルカウンタ値の送信とクリア

各チャンネルのカウンタ値は、センタ IC から発行されるコマンドに応じてセンタ IC へ送信されます。また各チャンネルのカウンタ値は、センタ IC から発行されるコマンドによって 0000H へクリアすることも可能です。表 4-1 に、センタ IC から発行されるコマンドへの対応を示します。

表 4-1 コマンドによって選択される MKY34 の機能

コマンド	MKY34 の対応機能	レスポンスパケットへ組み込まれるデータ	センタ IC における格納用メモリ領域
0(0H)	Di0-Di15 の 端子状態をサンプル	Di0-Di15 端子状態	Di
1(1H)	カウンタ ch1 の値をサンプル	カウンタ ch1 の 16 進数 4 桁値	C1
2(2H)	カウンタ ch2 の値をサンプル	カウンタ ch2 の 16 進数 4 桁値	C2
3(3H)	カウンタ ch3 の値をサンプル	カウンタ ch3 の 16 進数 4 桁値	C3
4(4H)	カウンタ ch4 の値をサンプル	カウンタ ch4 の 16 進数 4 桁値	C4
5(5H)	カウンタ ch5 の値をサンプル	カウンタ ch5 の 16 進数 4 桁値	C5
6(6H)	カウンタ ch6 の値をサンプル	カウンタ ch6 の 16 進数 4 桁値	C6
7(7H)	SIDR の値をサンプル	SIDR の値 (16 ビット)	C7
8(8H)	Di0-Di15 の端子状態をサンプル	Di0-Di15 端子状態	Di
9(9H)	カウンタ ch1 を 0000H へリセット	0000H	C1
10(AH)	カウンタ ch2 を 0000H へリセット	0000H	C2
11(BH)	カウンタ ch3 を 0000H へリセット	0000H	C3
12(CH)	カウンタ ch4 を 0000H へリセット	0000H	C4
13(DH)	カウンタ ch5 を 0000H へリセット	0000H	C5
14(EH)	カウンタ ch6 を 0000H へリセット	0000H	C6
15(FH)	SIDR の値をサンプル	SIDR の値 (16 ビット)	C7

4.3.3 カウント信号の入力端子 (Pi0 ~ Pi5 端子)

MKY34 の Pi0 ~ Pi5 端子 (端子 74 ~ 79) は、シュミット型入力バッファです。Pi0 ~ Pi5 端子へチャタリング除去用時定数回路を直接接続することができます。Pi0 ~ Pi5 端子の中の未使用端子は、Hi または Lo レベルに固定してください。いずれ使用する可能性のある端子は、プルアップ抵抗またはプルダウン抵抗を接続しておくことを推奨します。

Pi0 ~ Pi5 端子から入力された信号が、カウンタのカウントアップ入力へ至る MKY34 内部の等価回路を、図 4.12 に示します。Pi0 ~ Pi5 端子から入力される信号は、OAM(Out Address Mode) 端子 (端子 44) の設定によって、デジタルフィルタを通過させるか否かが選択されます。

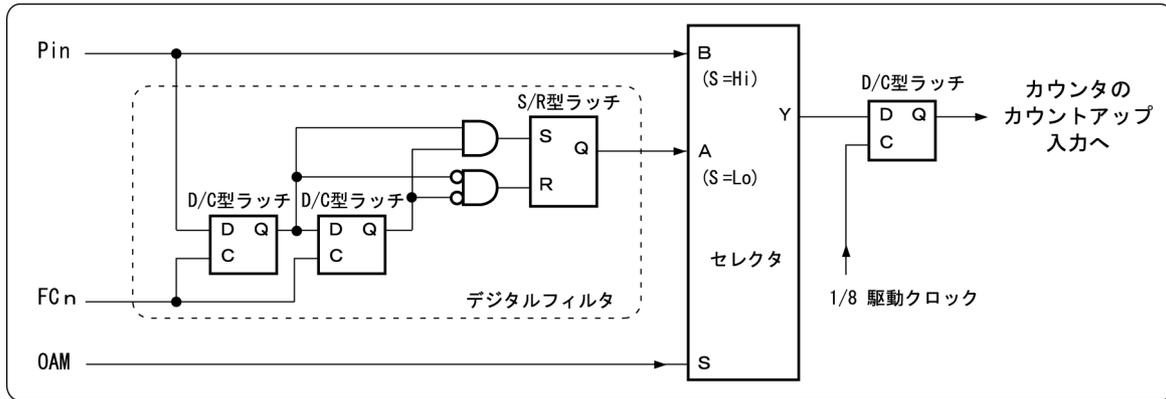


図4.12 カウントアップ入力へ至るMKY34内部の等価回路

4.3.4 OAM 端子へ Hi レベルが設定されている時のカウント動作

OAM 端子の設定が Hi レベルの時 (図 4.12 のセレクタ B 側の信号が選択されている時) には、Pi 端子へ入力された信号がセレクタを通過して D/C 型ラッチの入力へ接続されます。D/C 型ラッチは、駆動クロックの“1/8 (8分周)”周波数のクロックの立上りエッジによって、入力をサンプリングします。D/C 型ラッチの出力が Lo から Hi へ変化した時、16 ビットバイナリアップカウンタの値が“1”加算されます (図 4.13 参照)。

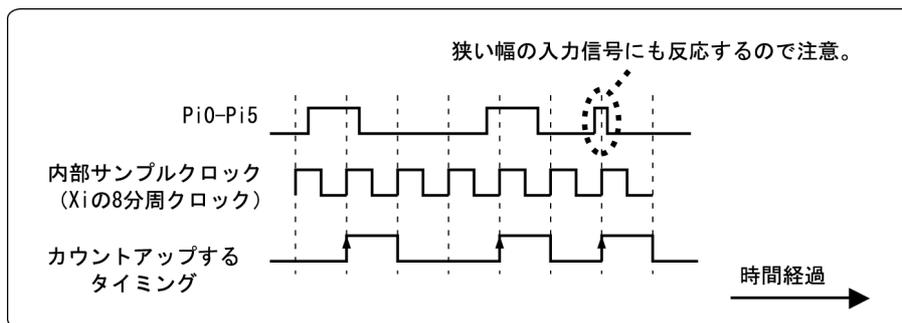


図4.13 OAM端子がHiレベルの時のカウント動作

以上の動作より、カウント可能な Pi 端子への入力信号は、Hi レベルおよび Lo レベルが $8T_{Xi}$ 時間 ($X_i=48\text{MHz}$ 時: 約 167ns) よりも長い信号に限られます。

例 1: 転送レートが 12Mbps ($X_i=48\text{MHz}$) の場合には、3MHz (デューティ比 50% : パルス幅約 167ns) が上限です。

例 2: 転送レートが 6Mbps ($X_i=24\text{MHz}$) の場合には、1.5MHz (デューティ比 50% : パルス幅約 334ns) が上限です。

4.3.5 OAM 端子へ Lo レベルが設定されている時のカウント動作

OAM 端子の設定が Lo レベルの時 (図 4.12 のセクタ A 側の信号が選択されている時) には、MKY34 内部に搭載されているデジタルフィルタが挿入されます (図 4.12 参照)。

4.3.5.1 デジタルフィルタ

図 4.14 に、デジタルフィルタの動作概念を示します。デジタルフィルタは、FC1 ~ FC3(Filter Clock-1 ~ 3) 端子 (端子 36 ~ 38) へ供給される任意な周波数のクロック (以降、“フィルタクロック” と記述します。駆動クロックとは異なります) により動作します。デジタルフィルタは 2 段のシフトレジスタから構成されています。Pi 端子へ入力された信号を、フィルタクロックの立上りエッジによって、2 段のシフトレジスタがサンプリングします。

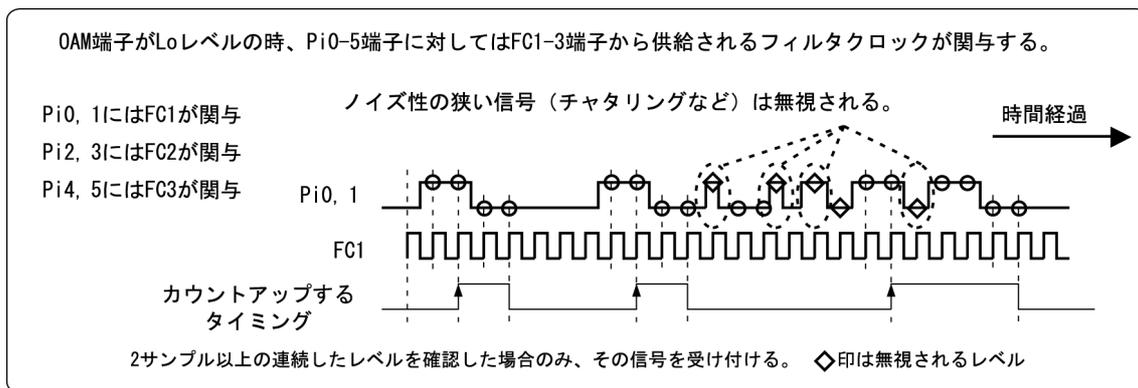


図4.14 デジタルフィルタの回路動作

デジタルフィルタの働きにより、Pi 端子へ入力された信号はフィルタクロックの 2 クロック以上連続して Hi レベルであった場合に限り、その信号は正しい Hi レベルであると認識されます。Lo レベルの認識についても同様です。これによりデジタルフィルタを通過した信号は、狭いノイズ性のレベル変化が除去され、整形された信号へ変換されます。ユーザが任意に選定可能な、ユーザシステムに適切な周波数のフィルタクロックが供給されたデジタルフィルタを利用することによって、ノイズやレベルの微細変化に起因するカウントミスを防止する効果を得ることが可能です。

OAM 端子の設定が Lo レベルの時 (図 4.12 のセクタ A 側の信号が選択されている時) には、デジタルフィルタの出力がセクタを通過して D/C 型ラッチの入力へ接続されます。D/C 型ラッチは、駆動クロックの “ 1/8 (8 分周) ” 周波数のクロックの立上りエッジによって、入力をサンプリングします。D/C 型ラッチの出力が Lo から Hi へ変化した時、16 ビットバイナリアップカウンタの値が “ 1 ” 加算されます。

以上の動作より、カウント可能な Pi 端子への入力信号は、Hi レベルおよび Lo レベルの幅がフィルタクロックの 2 周期時間よりも長く、なおかつ $8T_{Xi}$ 時間 ($Xi=48\text{MHz}$ 時 : 約 167ns) よりも長い信号に限られます。



注意事項

OAM 端子に Lo レベルを設定した際には、“ 4.5 バッテリバックアップ機能 ” に記述されたバックアップ機能も選択されます。したがって、STOP 端子 (端子 39) へ Lo レベルを設定してください。STOP 端子が Hi レベルの期間は、MKY34 はバックアップモードになり、全ての動作は停止します。

“ 4.2.2 サテライトアドレスのカスケード接続 ” に記述されているサテライトアドレスのカスケード接続を利用する場合、MKY34 の OAM 端子には Hi レベルを設定するので、デジタルフィルタを挿入することはできません。

4.3.5.2 デジタルフィルタの対象

Pi0 端子 (端子 74) と Pi1 端子 (端子 75) 用のデジタルフィルタは、FC1 端子 (端子 36) へフィルタクロックを供給することにより機能します。同様に、Pi2 と Pi3 端子 (端子 76、77) 用のデジタルフィルタは、FC2 端子 (端子 37) へフィルタクロックを供給することにより機能します。Pi4 と Pi5 端子 (端子 78、79) 用のデジタルフィルタは、FC3 端子 (端子 38) へフィルタクロックを供給することにより機能します。このように、対象となるカウンタ用途に合わせて3つのグループに区分してデジタルフィルタを挿入することができます (図 4.15 参照)。

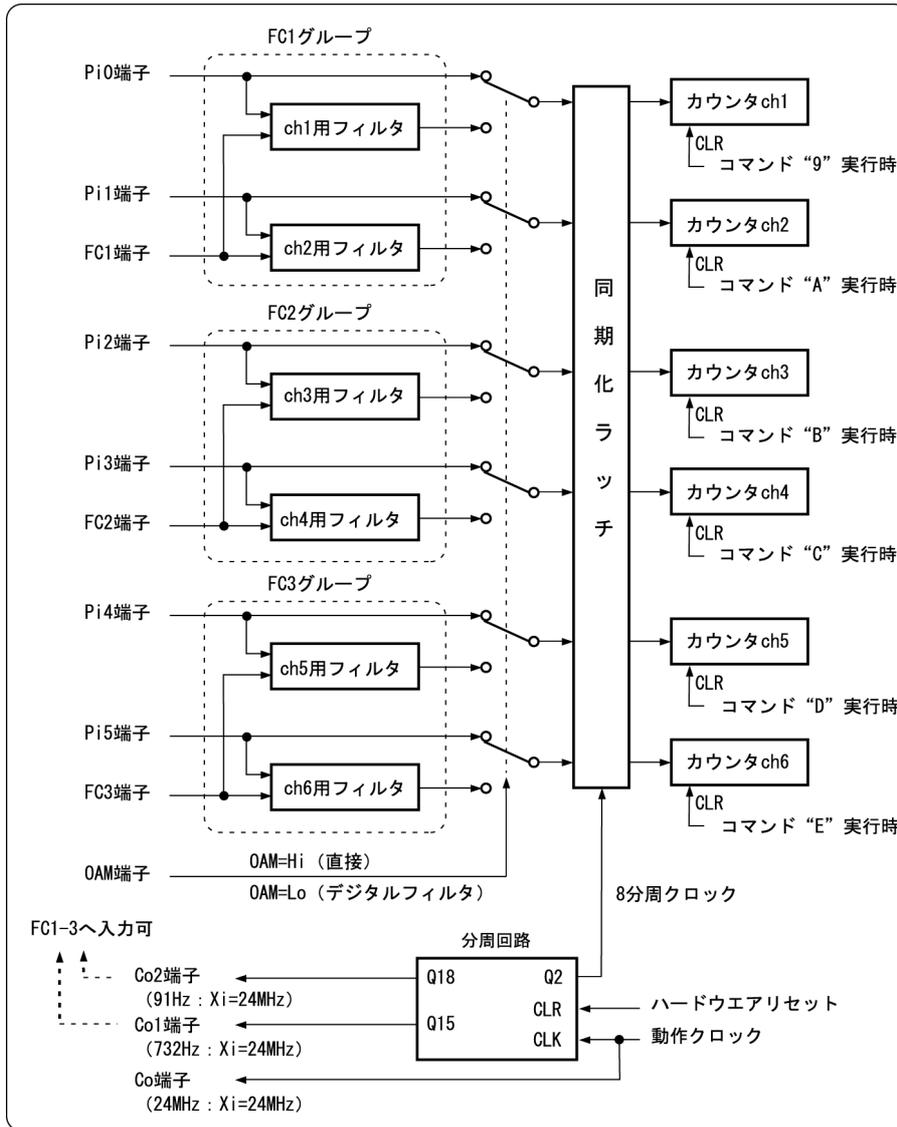


図4.15 カウンタ機能のブロック図

4.3.5.3 フィルタクロックの信号源

フィルタクロックの信号源は、ユーザシステムにおいて適切な周波数の発振器を用意するか、あるいは MKY34 から出力される補助的なクロック出力信号を利用することができます。MKY34 の Co1 端子 (端子 40) からは Xi 端子に入力されている駆動クロックの “ $1/32768$ (2^{15} 分周)” の周波数が、Co2 端子 (端子 41) からは “ $1/262144$ (2^{18} 分周)” の周波数がそれぞれ出力されております (図 4.15 参照)。Co1 端子または Co2 端子から出力されるクロック信号を、直接フィルタクロックの信号源として利用することができます。Co1 端子や Co2 端子から出力されるクロック信号は、フィルタクロックの信号源以外の目的にも利用可能です。

**注意事項**

ハードウェアリセットがアクティブな期間中、Co1 端子および Co2 端子から出力されるクロックは停止します。

4.3.5.4 フィルタクロックの周波数選定例

フィルタクロックの周波数を選定する例を以下に示します。

例 1 : 押しボタンスイッチなどをカウントする場合。 20ms 未満のチャタリングが生じる可能性のあるスイッチをカウントしようとする時、10ms 周期以上 (100Hz 以下) のフィルタクロックが必要です。MKY34 の転送レートが 6Mbps の場合、Co2 端子からは 91Hz のクロック信号が出力されますので、これをフィルタクロックの信号源に利用できます。

例 2 : フォトインタラプタによって発生する約 10ms のパルス信号を、外部ノイズ (2ms 程度のパルス) の影響を受けないようにカウントしたい場合。 約 1ms 周期以上 (1kHz 以下) のフィルタクロックが必要です。MKY34 の転送レートが 6Mbps の場合、Co2 端子からは 732Hz のクロック信号が出力されますので、これをフィルタクロックの信号源に利用できます。

例 3 : 機械的接点の “ON” 回数をカウントしたい場合。 機械的接点が 150ms 未満のチャタリングが生じる可能性がある場合、約 75ms 周期以上 (13.3Hz 以下) のフィルタクロックが必要です。MKY34 の転送レートが 6Mbps の場合、Co2 端子から出力される 91Hz のクロック信号を別のロジック部品によって “ $1/8$ ” へ分周することにより、約 11.4Hz (約 88ms 周期) のクロックを生成することができます。これをフィルタクロックの信号源に利用することにより、約 176ms 未満のチャタリングを除去することができます。

4.4 シリアル ID 送信機能

本節は、“1.4.2 拡張機能”に記述された拡張機能のうちの、“16 ビットの Serial IDentification Register (SIDR) を装備しています。”について記述します。本節に記載する拡張機能は、ユーザシステムプログラムによって操作されるセンタ IC のコマンドとして“7”および“F”が指定された時に機能します。



参考

本節の機能の理解にあたっては、MKY34 を接続するセンタ IC の“ユーザズマニュアル”のコントロールワードに関する記述を参照してください。

4.4.1 シリアル ID 送信機能の用途

通常、MKY34 の入力端子 (Di) および出力端子 (Do) は、センタ IC を操作するユーザシステムプログラムにとって制御対象となる I/O ポートである場合がほとんどです。これに対してシリアル ID 送信機能は、IDentification code (識別情報など) をセンタ IC へ送信することを可能とします。

従来、ID コードによって対象物を識別しているようなユーザシステムにおいては、リモート制御のためのネットワークと ID コードなどといったデータ送信のためのネットワーク回線を、それぞれ独立に保有していなければなりません。またユーザシステムのセンタ装置は、これらの独立した性質の異なるネットワークをそれぞれ個別に操作する能力を持つことも強要されました。MKY34 は、このような場合においても統合して操作できる拡張機能を提供しています (図 4.16 参照)。

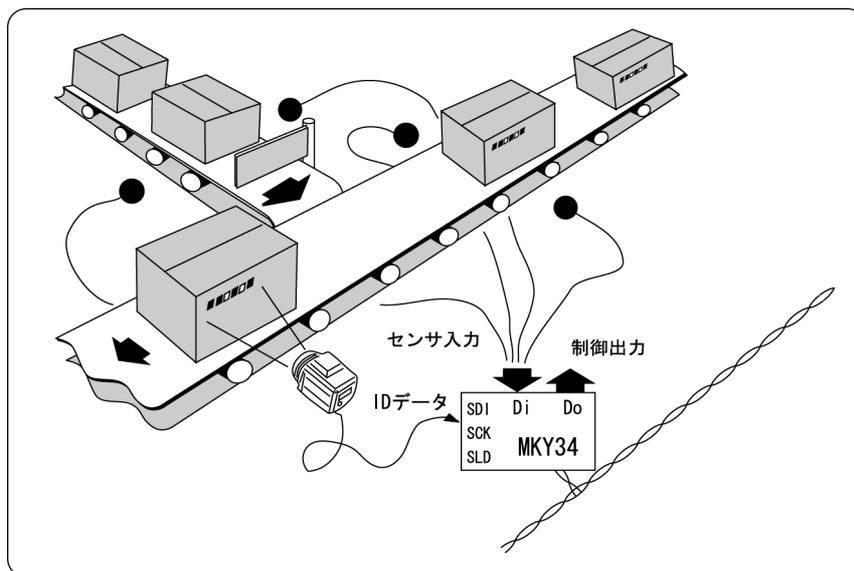


図4.16 シリアルID送信機能の利用例

4.4.2 シリアル ID 送信機能の概要

MKY34 が装備している 16 ビットの Serial IDentification Register (SIDR) への IDentification code 入力は、SDI 端子 (端子 58)、SCK 端子 (端子 59)、SLD 端子 (端子 60) を利用します。一旦入力された IDentification code は、センタ IC から発行されるコマンド“7”またはコマンド“F”のコマンドパケット (PC) を MKY34 が受信し、正常にセンタ IC へ SIDR の情報が送信し終わるまで、次の入力を受け付けません。MKY34 の SE 端子 (端子 57) からは、SIDR へ IDentification code が入力されている (SE 端子 =Lo) か、あるいは SIDR が入力を受付できる状態 (SE 端子 =Hi) かを示すステータスが出力されます。

4.4.3 シリアル ID 送信機能の利用手順

本節は、シリアル ID 送信機能の利用手順について記述します。図 4.17 をご参照ください。

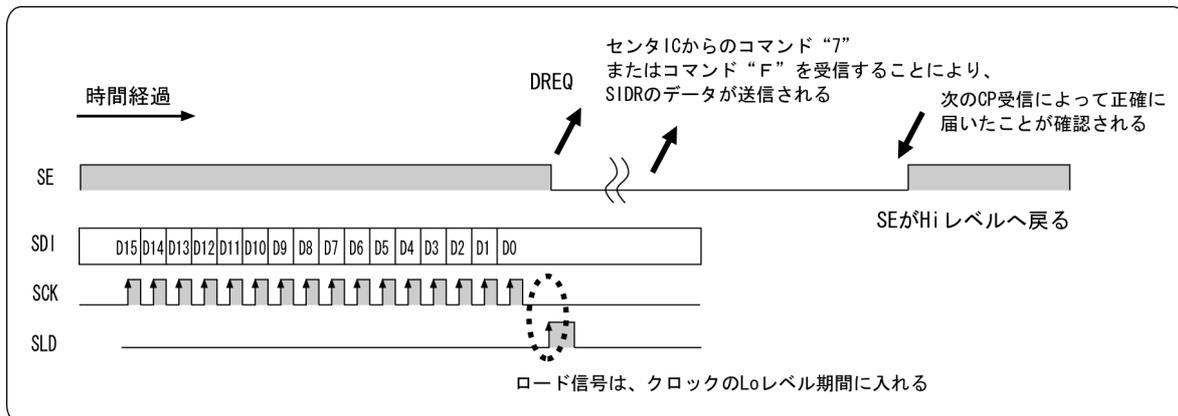


図4.17 シリアルID送信機能の利用手順

SE 端子 (端子 57) が Hi レベルの期間に限り、IDentification code を MKY34 の Serial IDentification Register (SIDR) へ入力することができます。SE 端子が Lo レベルの期間中は、SDI、SCK、SLD 端子への信号入力は無視されます。

SDI 端子および SCK 端子は、MKY34 内部の SIDR への入力端子です。SDI 端子の状態が、SCK 端子へ供給されるクロック (立上りエッジ) に同期して、16 ビットシフトレジスタ構成の SIDR へ取り込まれます。SCK 端子へ供給されるクロックの立上りエッジが 16 回未満の場合は、過去の SIDR の一部の情報がシフトされたまま上位ビット側に残ります。また SCK 端子へ供給されるクロックの立上りエッジが 16 回以上の場合は、上位ビットのオーバーフローとなった情報は破棄されます。

SLD 端子へ立上りエッジ信号を入力すると、MKY34 は SIDR への設定完了を認識します。この時 MKY34 の SE 端子は Lo レベルを維持して、シリアル ID 送信機能が起動したことを通知します。またこの通知は、シリアル ID 送信要求として、センタ IC の DREQ(Data REQuest) 信号を発生させ、センタ IC を操作するユーザシステムプログラムへも通知されます。

MKY34 からのシリアル ID 送信要求を検出した場合、センタ IC がコマンド "7" またはコマンド "F" を発行して、SIDR 情報の送信を許可するようにセンタ IC を操作するユーザシステムプログラムを作成してください。

MKY34 は、センタ IC から発行されるコマンド "7" またはコマンド "F" のコマンドパケット (CP) に反応して、SIDR の情報を埋め込んだレスポンスパケット (RP) をセンタ IC へ返送します。

センタ IC を操作するユーザシステムプログラムを、コマンド "0" に戻った後に、C7 エリアから取得した SIDR の情報をリードするよう作成してください。

MKY34 は、センタ IC への SIDR 情報の送信を正常に終わると、SE 端子のレベルを Hi へ戻し、1 回のシリアル ID 送信機能を終了します。



参考

コマンド "7" またはコマンド "F" に対応する、センタ IC と MKY34 の間の送受信は、ハンドシェイクによって守られています。したがって、何らかの障害 (ノイズ侵入など) によって CP または RP が破壊または消滅することがあっても、センタ IC によるリトライ (再試行) によってシリアル ID 送信機能は正常に終了します。

4.4.4 シリアル ID 送信機能利用時の注意点

本節は、シリアル ID 送信機能の利用時における注意点について記述します。

Serial IDentification Register (SIDR) は、バッテリーバックアップ機能の対象になっています。このため、一旦起動されたシリアル ID 送信機能は、MKY34 のハードウェアリセットがアクティブとなっても停止しません (シリアル ID 送信機能は、センタ IC から発行されるコマンド“7”またはコマンド“F”によってのみ終了できる機能です)。

SLD 端子へ立上りエッジ信号を入力する際には、SCK 端子のレベルを Lo に設定してください。SCK 端子が Hi レベルの時に SLD 端子へ立上りエッジ信号を入力すると、シフトレジスタ構成の SIDR へ、SDI 端子の状態が 1 ビット多く取り込まれてしまいます。

SDI、SCK、SLD 端子は、シュミット型入力バッファを搭載しています。信号のエッジが動作のトリガとなる SCK および SLD 端子への不当な外部エッジを入力させないために、時定数回路をこれらの端子の近傍に配置することもできます。

シリアル ID 送信機能を利用しない場合、SDI および SCK 端子は Hi または Lo レベルを維持し、SLD 端子は Lo レベルを維持してください。

SCK 端子へ供給するクロックの周波数は、Xi 端子へ供給する周波数よりも低い周波数でなければなりません。

バッテリーバックアップされていない MKY34 においては、シリアル ID 送信機能を利用しない場合においても、電源投入時にシリアル ID 送信機能が起動されてしまう場合があります。これは、MKY34 の電源投入時における現象 (複数の電源端子へのわずかな供給ずれなど) によって、MKY34 内部において SLD 端子へ立上りエッジ信号が入力されたのと等価な状態が生じることによって起こる現象です。MKY34 の電源投入時における意図しないシリアル ID 送信機能の起動に対処しなければならないユーザシステムにおいては、センタ IC を操作するユーザシステムプログラムによって、ダミーのコマンド“7”を発行してください。

バッテリーバックアップされている MKY34 においては、電源投入時に SLD 端子へ不当な立上りエッジ信号が入力されないように MKY34 への接続回路において配慮されていれば、MKY34 の電源投入時における意図しないシリアル ID 送信機能の起動が生じることはありません。

4.5 バッテリバックアップ機能

本節は、“1.4.2 拡張機能”に記述された拡張機能のうちの、“6chの16ビットバイナリアップカウンタおよびSIDRの値を、バッテリバックアップすることが可能です。”について記述します。

4.5.1 バッテリバックアップ機能の設定

OAM 端子 (端子 44) が Lo レベルの期間に STOP 端子 (端子 39) へ Hi レベル信号を入力すると、MKY34 内部における 6ch の 16 ビットバイナリアップカウンタの値や Serial IDentification Register (SIDR) の値を、バックアップ電源によって保持することができます。MKY34 をバッテリによってバックアップする場合の周辺回路の概念図を、図 4.18 に示します。

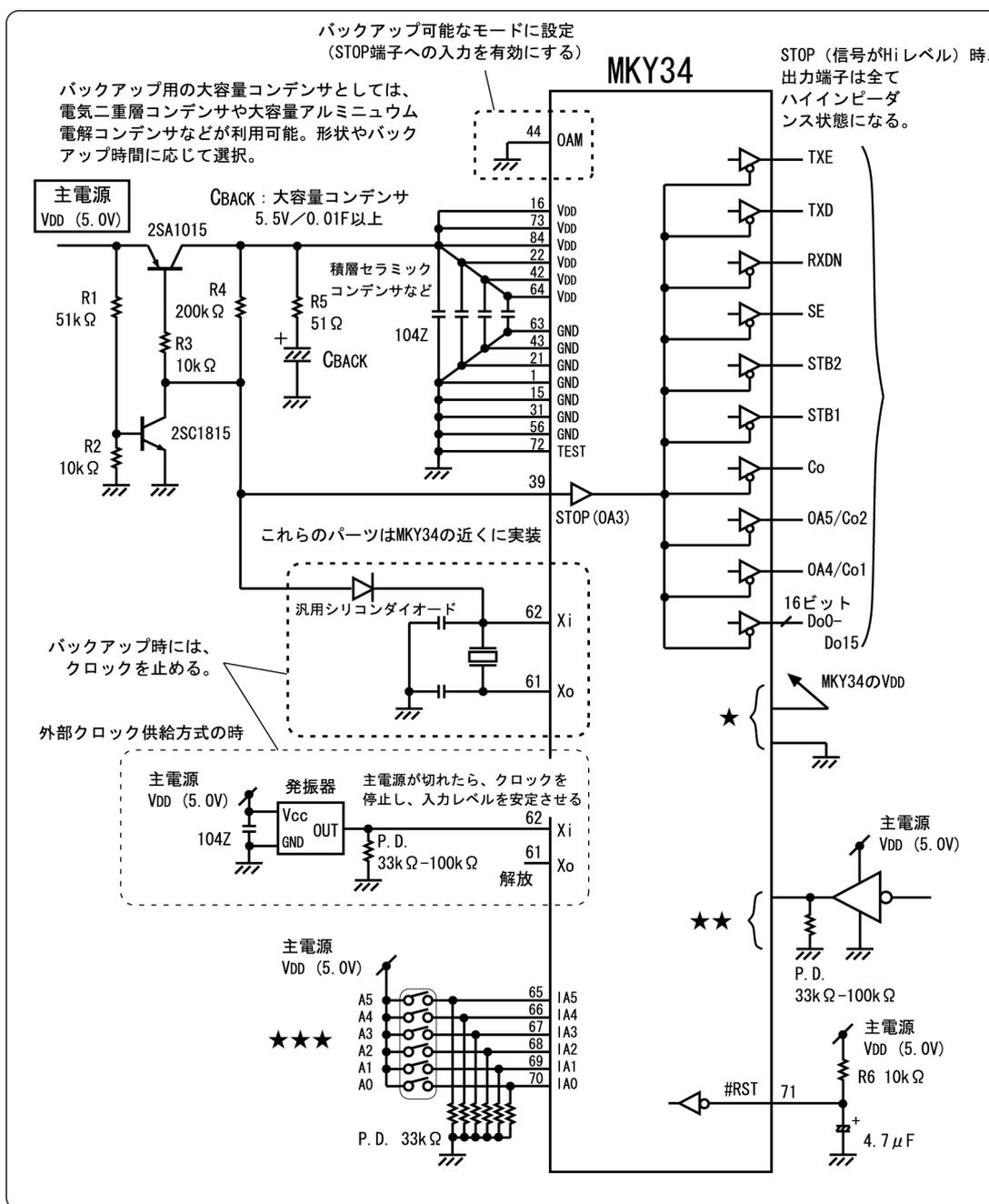


図4.18 バッテリバックアップ時のMKY34の周辺回路概念図

4.5.2 バッテリバックアップ時の動作と接続

MKY34 がバックアップモードになると、全ての出力端子はハイインピーダンスになり、全ての機能はスリープ状態へ遷移します。バッテリバックアップ時は、以下の端子の接続について配慮してください。

消費電流を低減するために、Xi 端子（端子 62）におけるクロック入力を停止させてください。

未使用入力端子（図 4.18 の 印）は、端子の機能がノンアクティブなレベル（Hi レベルまたは Lo レベル）に固定してください。Hi レベルを維持する端子は、主電源が“OFF”となった場合であっても Hi レベルを維持するために、主電源の V_{DD} への接続ではなく、バッテリ電圧が印加される MKY34 の V_{DD} 端子へ接続してください。

主電源によって駆動される部品からの信号が接続される入力端子（図 4.18 の 印）は、主電源が“OFF”となった場合であってもハイインピーダンス状態にならないようにするために、プルダウン抵抗を挿入してください。

IA0 ~ IA5 端子などのメカニカルスイッチを接続した入力端子（図 4.18 の 印）は、スイッチが開放の時にプルダウン抵抗によって Lo レベルを維持するように設計してください。

4.5.3 バックアップ保証電圧とバックアップ時間の測定

MKY34 のバックアップ保証電圧は 2.50V です。MKY34 の V_{DD} 端子の電圧が 2.50V を下回る電圧になった場合には、MKY34 内部における 6ch の 16 ビットバイナリアップカウンタの値や Serial IDentification Register (SIDR) の値は保証されません。

MKY34 を搭載したバッテリバックアップ時間の測定回路（バッテリバックアップ時消費電流は 9 μ A）を図 4.19 に、バッテリバックアップ時間の測定結果を表 4-2 に示します。

図 4.19 に示す測定回路は、ユーザシステムの瞬停や停電に対する比較的短時間のバッテリバックアップを想定し、バッテリとして大容量コンデンサを利用した回路であるため、バッテリバックアップ時間は数時間です。なお、長時間にわたりバックアップモードを維持したい場合には、リチウム電池やニッカド電池等の、大容量のバッテリをご利用ください。

表 4-2 バッテリバックアップ時間の測定結果

（単位：V）

CBACK	1h		2h		3h		5h		7h		9h		12h	
	A 点	B 点	A 点	B 点	A 点	B 点	A 点	B 点	A 点	B 点	A 点	B 点	A 点	B 点
NEC FYLOH103Z 5.5V 0.01F	3.28	2.90	2.78	2.52	2.52	2.32	----	----	----	----	----	----	----	----
NEC FYLOH223Z 5.5V 0.022F	3.68	3.20	3.30	2.90	3.16	2.80	2.81	2.54	2.61	2.38	----	----	----	----
NEC FYLOH473Z 5.5V 0.047F	3.94	3.43	3.58	3.11	3.38	2.96	2.99	2.67	2.80	2.54	2.61	2.40	2.42	2.24

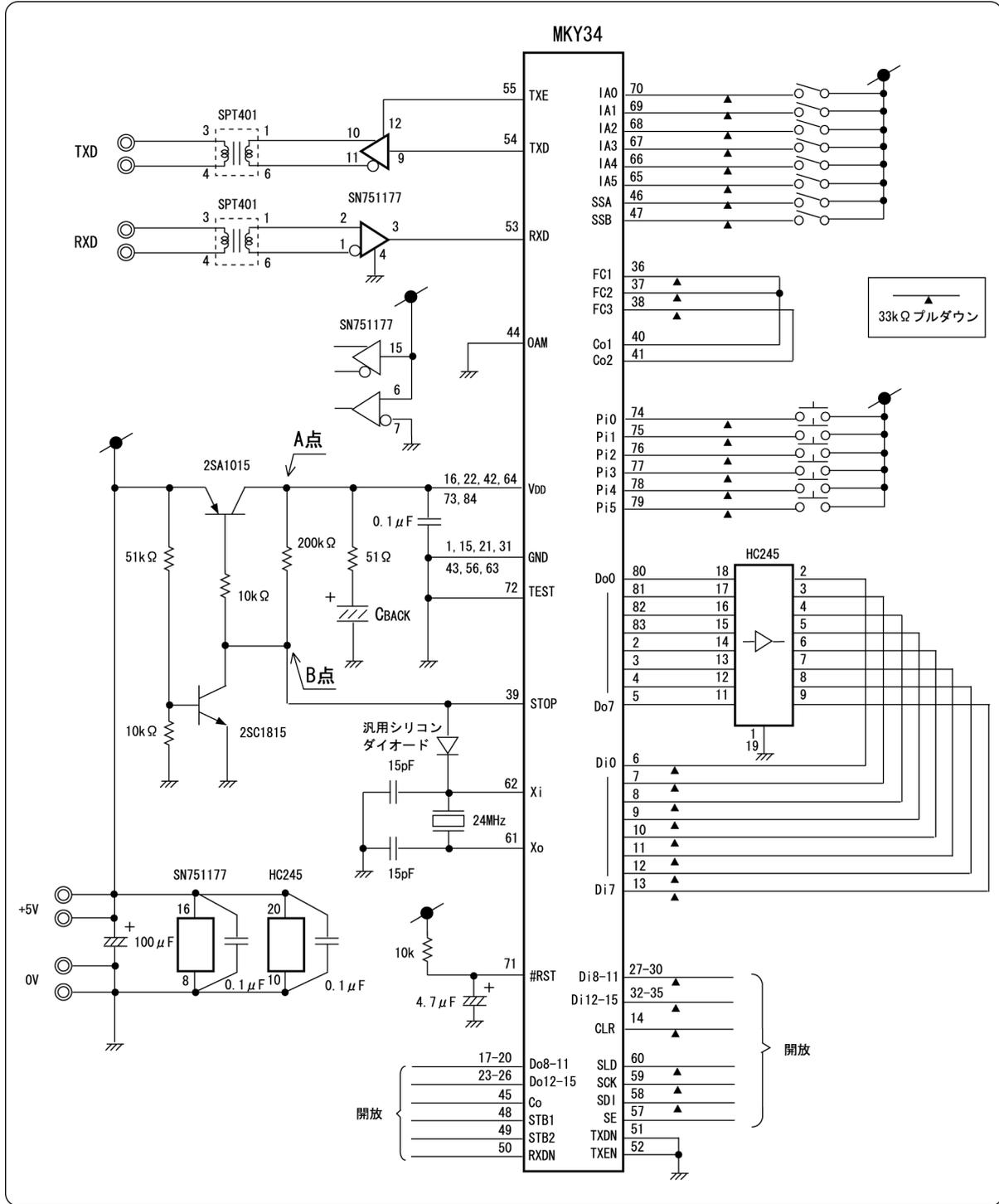


図4.19 バッテリバックアップ測定回路

第5章 定格

本章は、MKY34 の各種定格について記述します。

5.1	電氣的定格.....	5-3
5.2	AC 特性	5-4
5.3	パッケージ外形寸法	5-8
5.4	半田実装推奨条件.....	5-9
5.5	リフロー推奨条件.....	5-9

第5章 定格

本章は、MKY34の各種定格について記述します。

5.1 電気的定格

表 5-1 に、MKY34 の絶対最大定格を示します。

表 5-1 絶対最大定格 (Vss=0V)

項目	記号	定格	単位
電源電圧	VDD	-0.3 ~ +7.0	V
入力端子電圧	Vi	Vss-0.3 ~ VDD+0.3	V
出力端子電圧	Vo	Vss-0.3 ~ VDD+0.3	V
ピーク出力電流 (タイプ A 以外)	Iop	ピーク ± 20	mA
ピーク出力電流 (タイプ A)	Iop	ピーク ± 40	mA
許容損失	PT	570	mW
動作周囲温度	Topr	-40 ~ +85	
保存温度	Tstg	-55 ~ +150	

表 5-2 に、MKY34 の電気的定格を示します。

表 5-2 電気的定格 (TA=25 Vss=0V)

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	VDD	---	4.5	5.0	5.5	V
平均動作電流	VDDA	Vi=VDD または Vss Xi=50MHz 出力開放	---	50	100	mA
		Vi=VDD または Vss Xi=24MHz 出力開放	---	25	50	mA
外部入力動作周波数	Fclk	Xi 端子へ入力	---	---	50	MHz
発振動作周波数	Fosc	Xi, Xo 発振子接続	4	24	30	MHz
発振帰還抵抗値	Rfb	Vi=VDD または Vss VDD=5.0V	260	650	1600	k
入力端子容量	Ci	VDD=Vi=0V f=1MHz TA=25	---	7	15	pF
出力端子容量	Co		---	7	15	pF
入出力端子容量	Ci/o		---	7	15	pF
入力信号の立上り / 立下り時間	TIRF	---	---	---	100	ns
入力信号の立上り / 立下り時間	TIRF	シュミットトリガ入力	---	---	50	ms

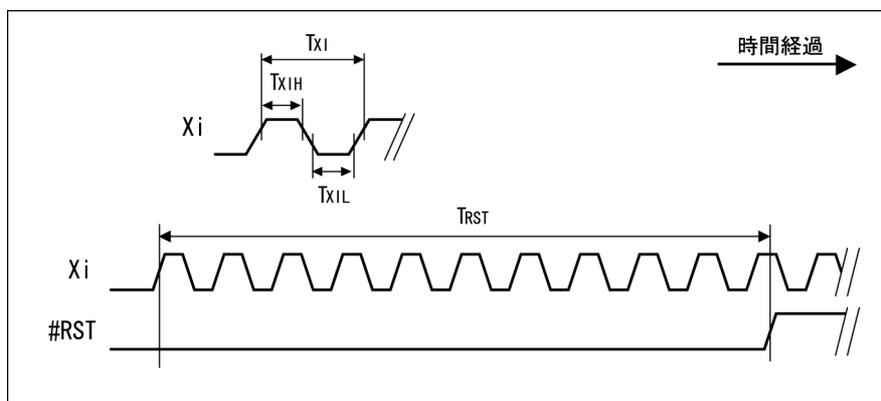
5.2 AC 特性

表 5-3 に、MKY34 の AC 特性測定条件を示します。

表 5-3 AC 特性測定条件

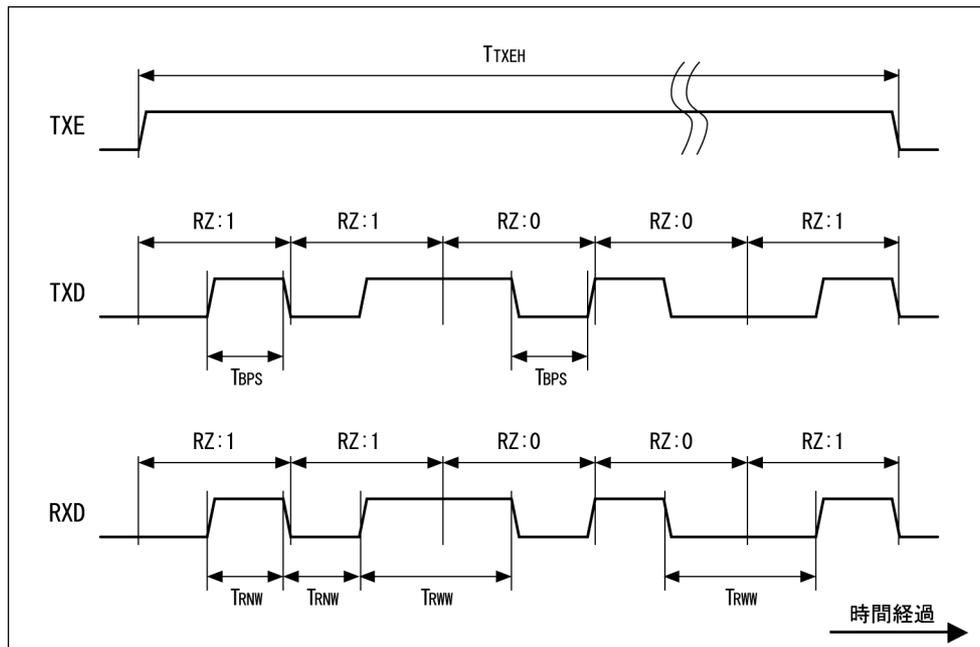
記号	名称	値	単位
COL	出力負荷容量	85	pF
VDD	測定電源電圧	5.0	V
TA	測定温度	25	

5.2.1 クロック、リセットタイミング (#RST、Xi)



記号	名称	最小	最大	単位
TXI	クロック周期幅	20	---	ns
TXIH	クロック Hi レベル幅	5	---	ns
TXIL	クロック Lo レベル幅	5	---	ns
TRST	リセット有効 Lo レベル幅	10 × TXI	---	ns

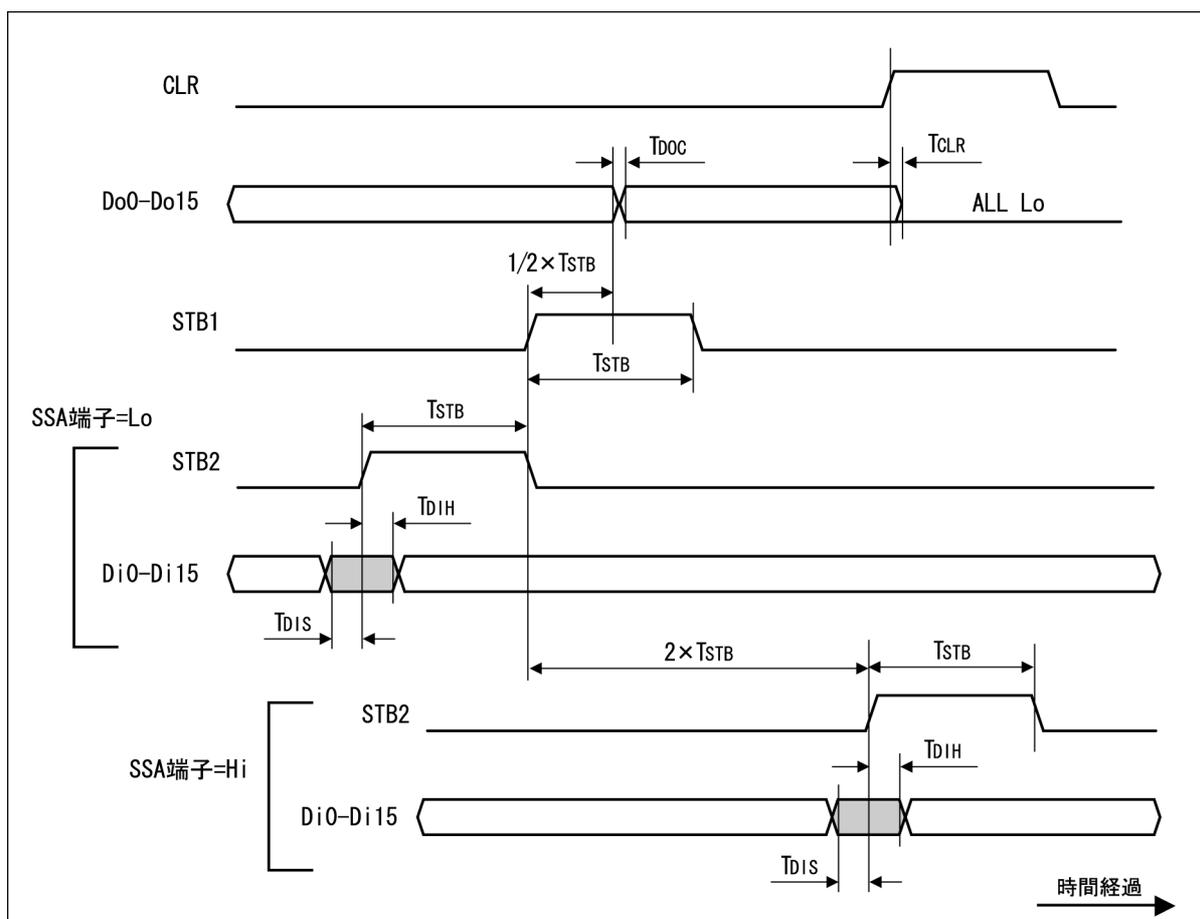
5.2.2 転送レートタイミング (TXE、TXD、RXD)



記号	転送レート	送信信号短パルス幅	単位
TBPS	12Mbps ($X_i=48\text{MHz}$)	83.33 ± 5	ns
	6Mbps ($X_i=24\text{MHz}$)	166.67 ± 5	ns
	3Mbps ($X_i=12\text{MHz}$)	333.33 ± 5	ns

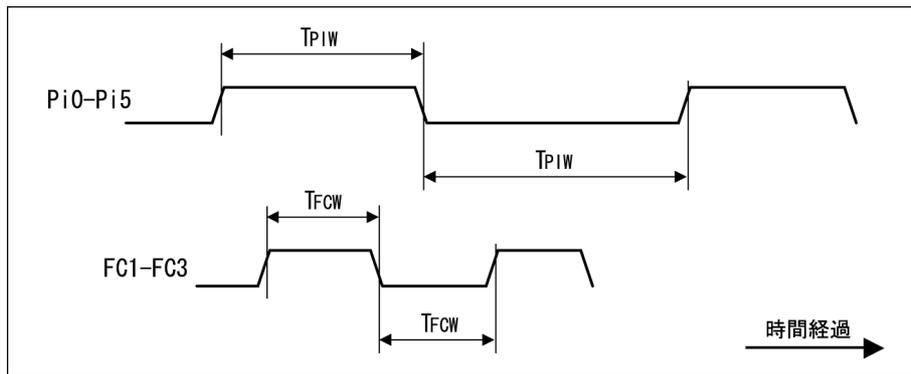
記号	名称	最小	標準	最大	備考
T_{TXEH}	TXE 端子 Hi 期間	$(142 \times TBPS) - 5\text{ns}$	$142 \times TBPS$	$(142 \times TBPS) + 5\text{ns}$	-----
T_{RNW}	入力信号短パルス幅	$0.51 \times TBPS$	$1.0 \times TBPS$	$1.49 \times TBPS$	RZ 信号として 許容されるパルス幅
T_{RWW}	入力信号長パルス幅	$1.51 \times TBPS$	$2.0 \times TBPS$	$2.49 \times TBPS$	RZ 信号として 許容されるパルス幅

5.2.3 ストローブ/入出力端子タイミング(Do0 ~ Do15, STB1、Di0 ~ Di15, STB2、CLR)



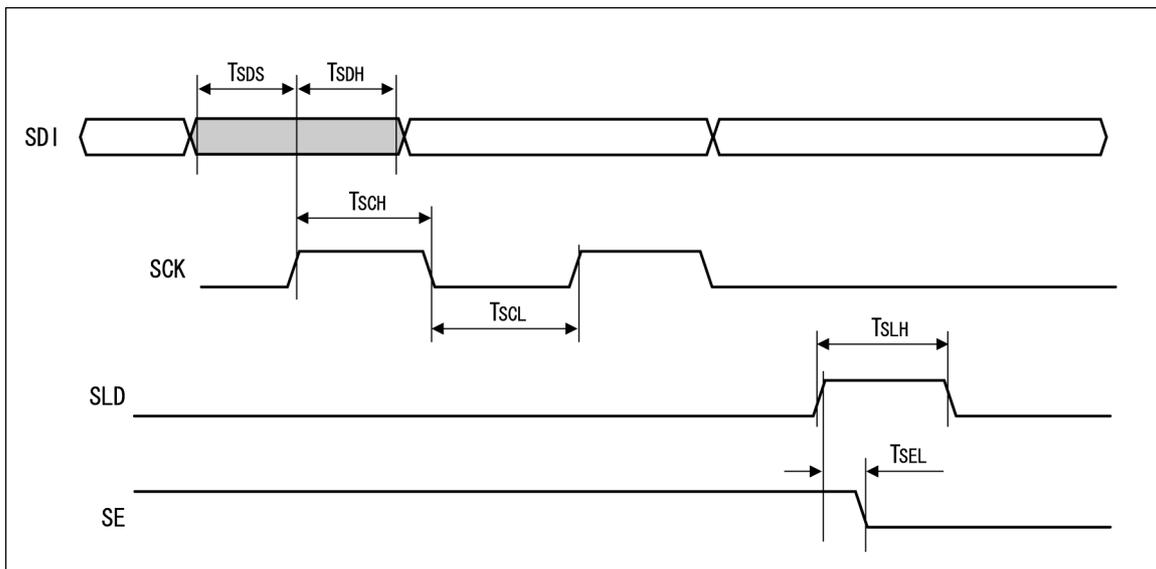
記号	名称	最小	標準	最大	単位
TSTB	ストローブ信号 Hi レベル幅	$(8 \times TXI) - 5$	$8 \times TXI$	$(8 \times TXI) + 5$	ns
TDOC	Do データ遷移時間	---	---	30	ns
TDIS	Di データセットアップ	20	---	---	ns
TDIH	Di データホールド	0	---	---	ns
TCLR	CLR 端子 Hi レベル感知	3	---	200	ns

5.2.4 カウント入力/フィルタクロックタイミング (Pi0 ~ Pi5、FC1 ~ FC3)



記号	名称	最小	最大	単位	備考
TPIW	カウント入力レベル維持時間	$(8 \times T_{XI})+10$	---	ns	OAM 端子 =Lo 時
		$(2 \times T_{FCW}) (8 \times T_{XI})+10$	---	ns	OAM 端子 =Hi 時
TFCW	フィルタクロックレベル維持時間	$T_{FCW} > T_{XI}$	---	ns	-----

5.2.5 シリアルID 送信機能入力タイミング (SDI、SCK、SLD、SE)



記号	名称	最小	最大	単位
TSDS	SDI セットアップ	20	---	ns
TSDH	SDI ホールド	0	---	ns
TSCH	SCK Hi レベル幅	20	---	ns
TSCL	SCK Lo レベル幅	20	---	ns
TSLH	SLD Hi レベル幅	20	---	ns
TSEL	SE 応答時間	---	100	ns

5.4 半田実装推奨条件

項目	記号	リフロー	手付け半田こて
ピーク温度（樹脂表面）	Tp	260 以下	350 以下
ピーク温度維持時間	tp	10 秒以下	3 秒以下

注意事項

製品保管条件：吸湿防止のため、 $T_A=30$ 以下、RH=70%以下としてください。

手付け半田法：こて温度 350 、3 秒以内。

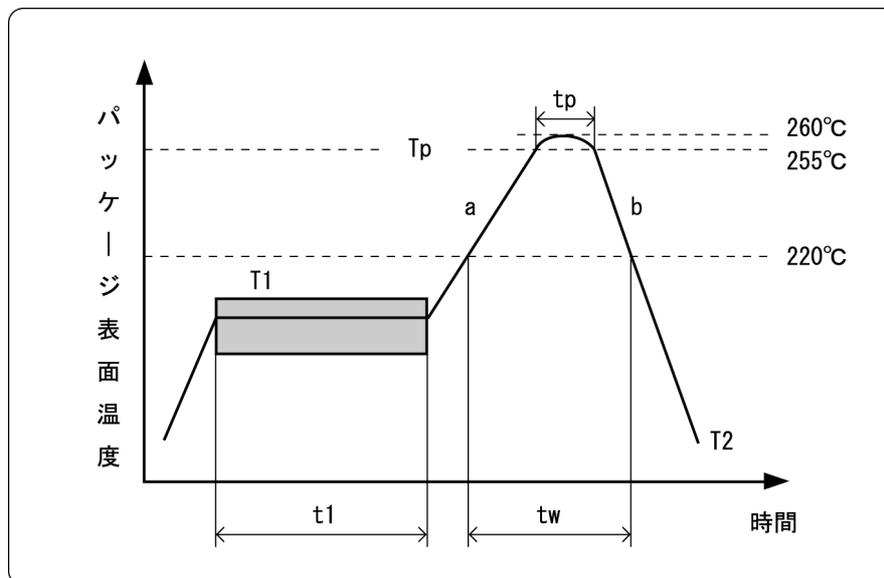
（デバイスリード温度は 270 、10 秒以内）

リフロー回数：最大 2 回まで可能

フラックス：無塩素のフラックスを推奨（十分に洗浄してください）

超音波洗浄の場合：周波数および基板形状などによって、共振が発生してリードの強度へ影響する場合がありますので十分注意してください。

5.5 リフロー推奨条件



項目	記号	値
プリヒート（時間）	t1	60 ~ 120 秒
プリヒート（温度）	T1	150 ~ 180
昇温レート	a	2 ~ 5 / 秒
ピーク条件（時間）	tp	10 秒 ± 3 秒
ピーク条件（温度）	Tp	255 + 5
冷却レート	b	2 ~ 5 / 秒
高温領域	tw	220 、60 秒以内
取出し温度	T2	100

注意事項

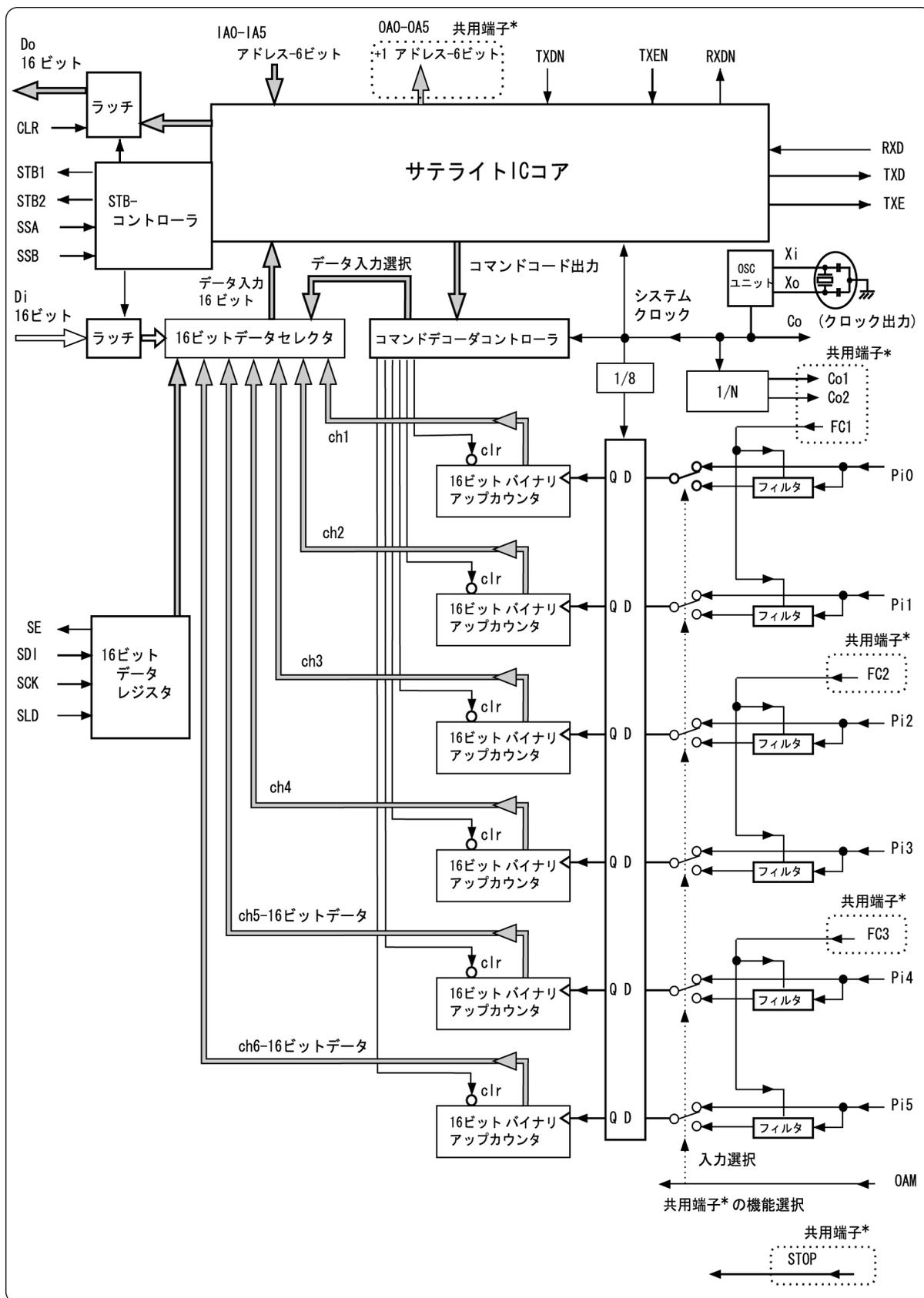
本推奨条件は、温風リフローや赤外線リフローなどに適用します。温度は、パッケージ樹脂表面温度を示します。

付録

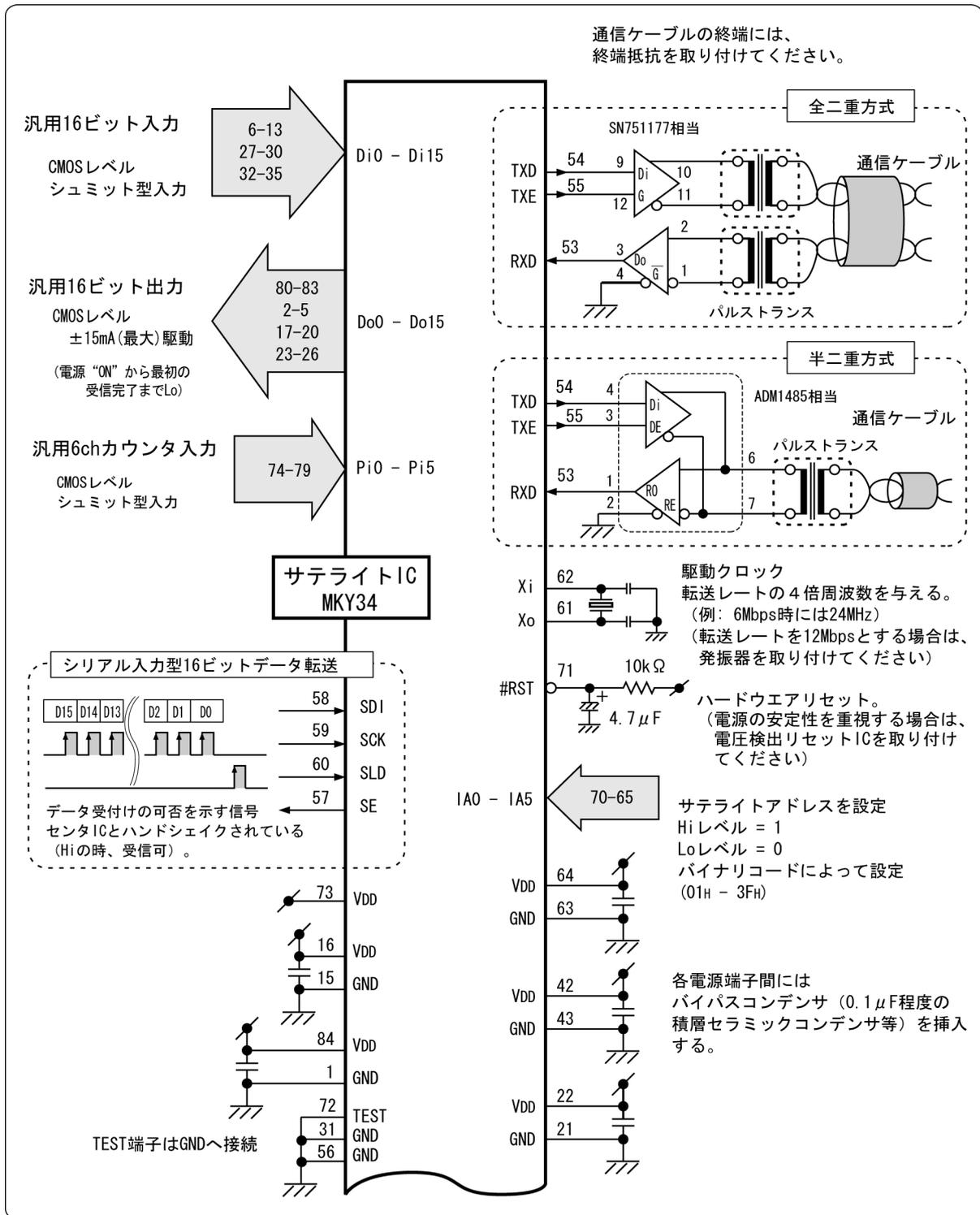
付録 1	MKY34 の内部ブロック図.....	付録 -3
付録 2	MKY34 機能概要図.....	付録 -4

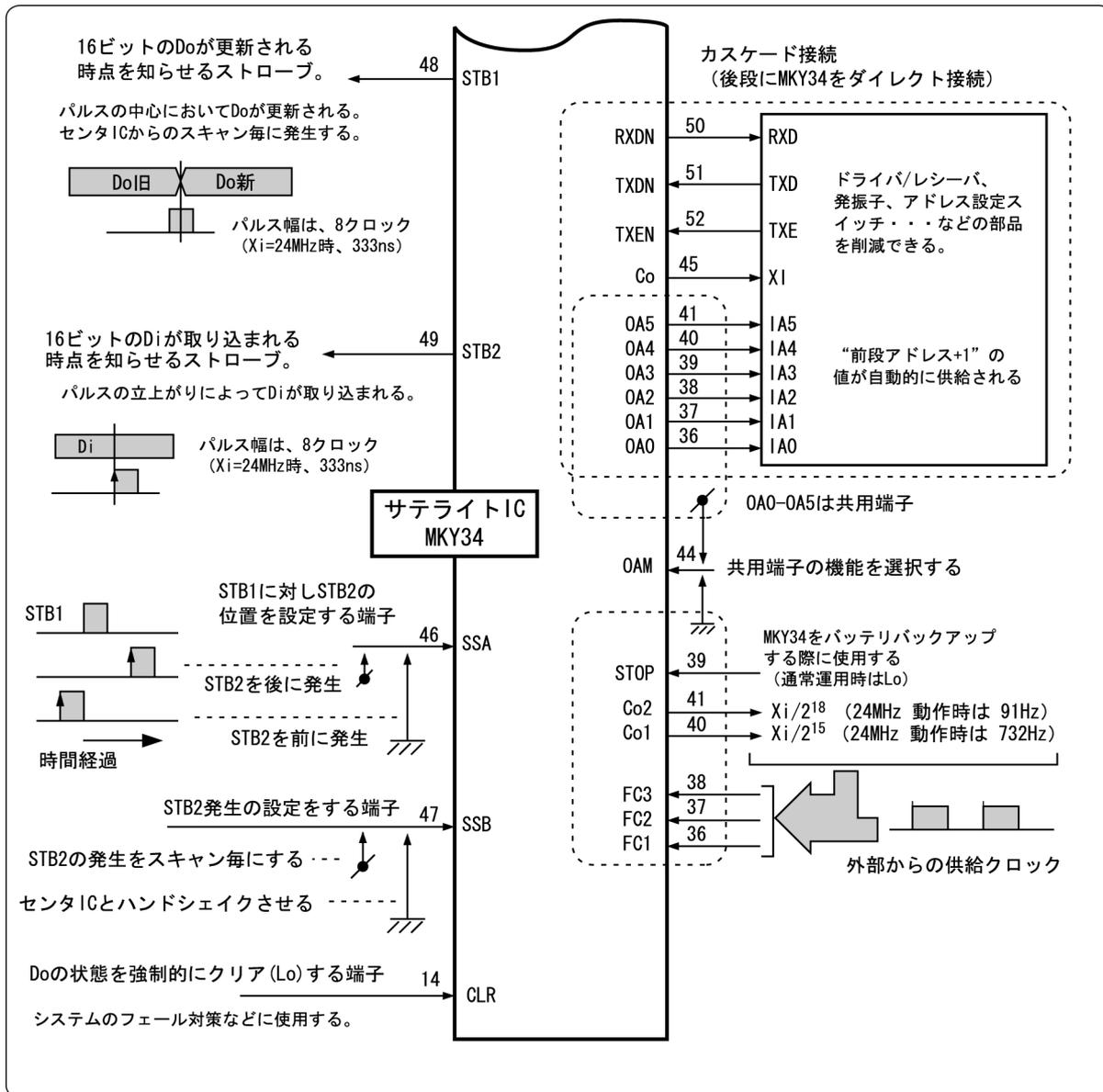
付録

付録1 MKY34 の内部ブロック図

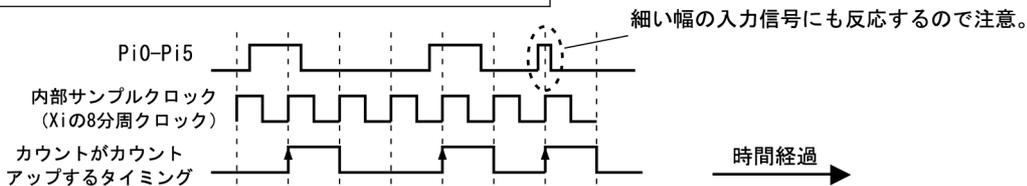


付録2 MKY34 機能概要図

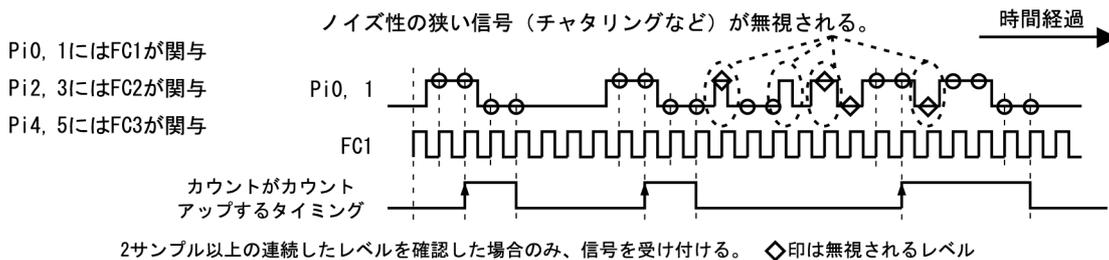




16ビットカウンタの動作 (OAM端子がHiレベルの時)



16ビットカウンタの動作 (OAM端子がLoレベルの時)



開発・製造
株式会社ステップテクニカ

〒 358-0011 埼玉県入間市下藤沢 757-3

TEL: 04-2964-8804

FAX: 04-2964-7653

<http://www.steptecnica.com/>

info@steptecnica.com

ハイスピードリンクシステム
サテライトIC MKY34ユーザーズマニュアル

ドキュメント No. : STD-HLS34-V6.2J

発行年月日 : 2009 年 4 月